

(11)Publication number : 2002-295129
(43)Date of publication of application : 09.10.2002

E05F 15/20
B60J 1/00
H02P 3/08

(72)Inventor : OSHIMA SHUNZO

<http://www19.ipdl.jpo.go.jp/PA1/result/detail/main/wAAAbGaO3cDA414295129P...> 2003/11/19

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-295129

(P2002-295129A)

(43)公開日 平成14年10月9日(2002.10.9)

(51) Int.Cl.⁷

識別記号

FI

テーマコート* (参考)

E 0 5 F 15/20

E 0 5 F 15/20

2 E 0 5 2

B 6 0 J 1/00

B 6 0 J 1/00

C 3 D 1 2 7

H O 2 P 3/08

H 0 2 P 3/08

A 5H530

審査請求 未請求 請求項の数30 O L (全 35 頁)

(21)出願番号 特願2001-103860(P2001-103860)

(22)出願日 平成13年4月2日(2001.4.2)

(71)出願人 000006895

矢崎総業株式会社

東京都港区三田1丁目4番28号

(72)発明者 大島 俊蔵

静岡県湖西市鷺津2464-48 矢崎部品株式会社内

(74) 代理人 100083806

弁理士 三好 秀和 (外8名)

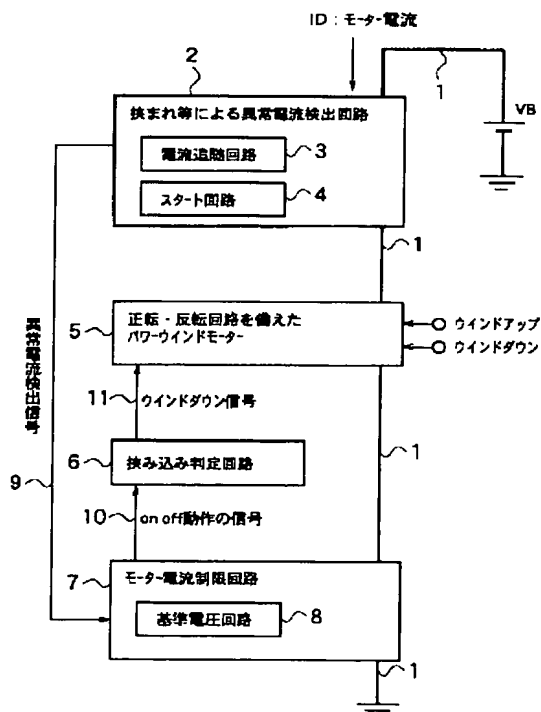
[最終頁に続く](#)

(54) 【発明の名称】 パワーウインド挟み込み防止装置

(57) 【要約】

【課題】 異物の挟まれを誤認無く迅速に判定し、モーター電流を制限するパワーウィンド挟み込み防止装置を提供する。

【解決手段】 モーター電流から挟まれによる異常電流を検出すると、モーター電流にOn/Off動作と連続On動作を繰り返す動作をさせ、モーター電流の増加を制限する。この時、On/Off動作または連続On動作に基づいて挟み込みの判定を行う。判定が挟み込みであれば、モーター電流を止め、モーターを反転させる。



【特許請求の範囲】

【請求項 1】 モーター電流を検出する電流検出回路と、
前記モーター電流の増加量が所定値を超えたら、前記モーター電流を所定の範囲で減少および増加させる電流制限回路と、
正転反転回路を備えたパワーウィンドモーターとを直列に接続して電源供給装置に接続し、前記電流検出回路は前記電源供給装置のプラス端子又はマイナス端子に接続し、前記電流制限回路及びパワーウィンドモーターは直

流接続であればその順序は構わないことを特徴とするパワーウィンド挟み込み防止装置。
【請求項 2】 反転可能なモーターと、
前記モーターのモーター電流の増加を検出する電流検出回路と、
前記モーター電流の増加量が所定値を超えたら、前記モーター電流を所定の範囲で減少および増加させる電流制限回路と、
前記モーター電流の減少または増加から挟まれを判定し、前記モーターを反転させる挟まれ判定回路とを有す

ることを特徴とするパワーウィンド挟み込み防止装置。
【請求項 3】 前記電流制限回路は、
半導体スイッチング素子を有し、
前記モーター電流の減少は、挟み込みによるモーター回転数の低下量に応じた期間、前記半導体スイッチング素子を On/Off 動作させることにより実現し、
前記モーター電流の増加は、前記半導体スイッチング素子を連続 On 動作させることにより実現することを特徴とする請求項 1 または請求項 2 に記載のパワーウィンド挟み込み防止装置。

【請求項 4】 前記電流検出回路は、
前記モーター電流が流れ、第 1 の抵抗値を有する第 1 の素子と、
前記第 1 の抵抗値の n 倍の第 2 の抵抗値を有する第 2 の素子と、
前記第 1 の素子と前記第 2 の素子の電圧降下が常に等しくなるように追従電流を前記第 2 の素子に流す電流追従回路とを有することを特徴とする請求項 1 又は請求項 2 に記載のパワーウィンド挟み込み防止装置。

【請求項 5】 前記第 1 の素子が、シャント抵抗であり、
前記第 2 の素子が、リファレンス抵抗であることを特徴とする請求項 4 に記載のパワーウィンド挟み込み防止装置。

【請求項 6】 前記第 1 の素子が、NMOS 構造のメイン FET であり、
前記第 2 の素子が、NMOS 構造のリファレンス FET であることを特徴とする請求項 4 に記載のパワーウィンド挟み込み防止装置。

【請求項 7】 前記電流検出回路は、

シャント抵抗とシャント抵抗の n 倍の抵抗値を持つリファレンス抵抗からなるマルチ抵抗と、
前記シャント抵抗と前記リファレンス抵抗の電圧降下が常に等しくなるような電流を前記リファレンス抵抗に流す電流追従回路とを有し、
前記シャント抵抗は、前記モーターおよび前記電流制限回路に直列に接続して、一端を電源供給装置のプラス端子、またはマイナス端子に接続し、
リファレンス抵抗は、一端を前記シャント抵抗と電源供給装置との接続点に接続し、他端を電流追従回路に接続し、電流追従回路のもう一方の端子は電源供給装置のもう一方の端子に接続することを特徴とする請求項 5 に記載のパワーウィンド挟み込み防止装置。

【請求項 8】 前記電流検出回路は、
前記モーター電流が流れる NMOS 構造のメイン FET と、
前記メイン FET のソース電位とソース電位が等しいとき、前記モーター電流の n 分の 1 の電流が流れるリファレンス FET と、
前記メイン FET と前記リファレンス FET の電圧降下が常に等しくなるような電流をリファレンス FET に流す電流追従回路とを有し、
メイン FET はモーターおよび電流制限回路に直列に接続して、そのドレイン端子を電源供給装置のプラス端子に接続し、
リファレンス FET はドレイン端子をメイン FET のドレイン端子に接続し、
ソース端子を電流追従回路に接続し、電流追従回路のもう一方の端子は電源供給装置のマイナス端子に接続し、
メイン FET およびリファレンス FET のゲートは互いに接続されドライバー回路で駆動されることを特徴とする請求項 6 に記載のパワーウィンド挟み込み防止装置。

【請求項 9】 前記電流追従回路は、
追従速度の遅い電流を流す回路と、
追従速度の速い電流を流す回路が並列接続された構成とし、
追従速度の遅い電流は、モーター電流の挟み込みが発生してからモーターが停止するまでの期間の数倍の期間の平均値を表わし、

追従速度の速い電流は、モーター電流の前記平均値からの変動量を表わすようにそれぞれの追従速度を設定したことを特徴とする請求項 4 乃至 8 のいずれか 1 つに記載のパワーウィンド挟み込み防止装置。

【請求項 10】 前記電流追従回路は、
追従速度の遅い電流を流す回路と、
前記追従速度の遅い電流を流す回路に並列接続された追従速度の速い電流を流す回路とを有し、
前記追従速度の遅い電流の n 倍は、モーター電流の挟み込みが発生してからモーターが停止するまでの期間の数倍の期間の平均値と一致し、

前記追従速度の速い電流の n 倍は、前記モーター電流の前記平均値からの変動量と一致し、
前記追従速度の遅い電流と前記追従速度の速い電流の和が、前記モーター電流の n 分の1であることを特徴とする請求項4乃至8のいずれか1つに記載のパワーウィンド挟み込み防止装置。

【請求項11】 前記電流追従回路は、
前記第1の素子と前記第2の素子の電圧降下の差を検出する第1の比較器と、
前記第1の比較器の出力と接地電位レベルの間に配置され、第1の抵抗が前記第1の比較器の出力側に接続し、第1のコンデンサが前記第1の抵抗に直列で前記接地側に接続する第1の充放電回路と、
前記第1の比較器の出力と接地電位レベルの間に配置され、第2の抵抗が前記第1の比較器の出力側に接続し、第2のコンデンサが前記第2の抵抗に直列で前記接地側に接続し、前記第1の充放電回路に並列接続する第2の充放電回路とを有し、
前記第1の充放電回路の時定数が前記第2の充放電回路の時定数より大きく、
前記第1のコンデンサの非接地側電位に連動して前記追従速度の遅い電流が流れ、
前記第2のコンデンサの非接地側電位に連動して前記追従速度の速い電流が流れることを特徴とする請求項9に記載のパワーウィンド挟み込み防止装置。

【請求項12】 前記追従速度の遅い電流を流す回路は、
前記追従速度の遅い電流が流れる第1のFETと、前記第1のFETのソースに接続した第3の抵抗とを有する第1のソースフォロア回路を有し、
前記追従速度の速い電流を流す回路は、
前記追従速度の速い電流が流れる第2のFETと、前記第2のFETのソースに接続した第4の抵抗とを有する第2のソースフォロア回路を有し、
前記第1のFETのゲート電極に第1のコンデンサの非接地側端子を接続し、
前記第2のFETのゲート電極に第2のコンデンサの非接地側端子を接続し、
前記第1と第2のコンデンサの非接地側端子間を高抵抗で接続したことを特徴とする請求項11に記載のパワーウィンド挟み込み防止装置。

【請求項13】 前記追従速度の遅い電流および前記追従速度の速い電流を流す回路をFETと抵抗からなる2つのソースフォロア回路（第1のソースフォロア回路と第2のソースフォロア回路）で構成し、
第1のソースフォロア回路のゲート電極に第1の充放電回路のコンデンサの非接地側端子を接続し、
第2のソースフォロア回路のゲート電極に第1の比較器の出力を直接接続したことを特徴とする請求項10に記載のパワーウィンド挟み込み防止装置。

【請求項14】 挟まれが発生し、モーター回転数が低下してモーター電流が増加したとき、挟まれが発生する直前のモーター電流値から所定の値だけ平均値で上回った値にモーター電流を制限することを特徴とするパワーウィンド挟み込み防止装置。

【請求項15】 前記第1のソースフォロア回路のソース電位と前記第2のソースフォロア回路のソース電位から所定の電圧（挟み込み検出値）を引いた電位を第2の比較器により比較し、

10 前者の電位より、後者の電位が大きいときは、電流制限回路をOn/Off動作させてモーター電流を減少させ、前者の電位より後者の電位が小さいときは電流制限回路を連続Onさせ、電流を増加させることにより、モーター電流を所定の範囲に制限することを特徴とする請求項12または請求項13に記載のパワーウィンド挟み込み防止装置。

【請求項16】 挟まれが発生し、モーター回転数が低下してモーター電流が増加したとき、挟まれが発生する直前のモーター電流値から所定の値だけ平均値で上回った値にモーター電流を制限する場合に、
20 第1のソースフォロア回路と、
第2のソースフォロア回路と、
前記第1のソースフォロア回路の第1のソース電位と、
前記第2のソースフォロア回路の第2のソース電位から所定の電圧（挟み込み検出値）を引いた電位を比較する第2の比較器とを有し、
前者の電位より、後者の電位が大きいときは、電流制限回路をOn/Off動作させてモーター電流を減少させ、前者の電位より後者の電位が小さいときは電流制限回路を連続Onさせ、電流を増加させることにより、前記モーター電流を所定の範囲に制限することを特徴とするパワーウィンド挟み込み防止装置。

【請求項17】 前記On/Off動作の期間は、前記On/Off動作を行う半導体スイッチング素子のオフ遅れ時間、および前記On/Off動作による前記モーター電流の減少速度に依存し、
前記連続Onの期間は、前記連続Onによる前記モーター電流の増加速度に依存することを特徴とする請求項15又は請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項18】 前記所定の電圧（挟み込み検出値）は、前記第2のソースフォロア回路のソースに直列接続されたダイオードの順方向電圧降下によって発生する電圧であることを特徴とする請求項15又は請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項19】 前記電流制限回路は、
前記モーター電流をOn/Offする半導体スイッチング素子と、
基準電圧回路と、
50 第3の比較器とを有し、

前記半導体スイッチング素子がオフすることにより、前記半導体スイッチング素子間の電圧が第1の基準電圧を上回ると前記第3の比較器はその出力を反転して前記半導体スイッチング素子をオンさせ、

前記半導体スイッチング素子間の電圧が第2の基準電圧を下回ると前記第3の比較器の出力を再反転させて前記半導体スイッチング素子をオフさせることにより、On/Off動作を繰り返すことを特徴とする請求項15または請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項20】 前記半導体スイッチング素子が、FETであり、

前記第1の基準電圧が、前記第2の基準電圧より大きく、電源電圧より小さく、

前記半導体スイッチング素子の制御電極容量にOn/Off動作の間、常にMiller効果が発生するようにし、モーターのインダクタンスを利用してMiller効果を増大させることにより、

On/Off動作中のゲート～ソース間電圧の変化が少なくなるようにして、モーター電流の変化が少なくなるようにして、On/Off動作中のモーター駆動力の変化を少なくするように制御することを特徴とする請求項19に記載のパワーウィンド挟み込み防止装置。

【請求項21】 前記On/Off動作期間中もモーター出力を発生させ、ウインドガラス駆動機構に駆動力を加え続けることにより、

モーターの回転速度がウインドガラスの動きに追従するように制御し、

悪路等で発生する瞬間的な駆動力増加によるOn/Off動作が発生しても駆動力増加が消滅した時点で即正常状態に復帰できるようにして、誤作動を防止することを特徴とする請求項15又は請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項22】 前記モーターの回転数がウインドガラスの動きに追従するように制御する際に、

前記On/Off動作1周期ではほとんどモーター回転数が変化しないようにすることにより、前記モーター回転数の低下に連れてOn/Off動作期間が長くなり、連続On期間が短くなるので、

前記On/Off動作期間と前記連続On期間の比を検出するか、前記On/Off動作期間または前記連続On期間を計時することにより挟み込み前のモーター回転数からの落ち込み量を検出して挟み込み判定を行う挟み込み判定回路を有することを特徴とする請求項15または請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項23】 前記On/Off動作期間を計時する場合に、

前記On/Off動作の回数をカウントすることにより前記On/Off動作期間を計時することを特徴とする

請求項22に記載のパワーウィンド挟み込み防止装置。

【請求項24】 前記半導体スイッチング素子が、FETであり、

前記On/Off動作期間が前記FETのオフ遅れのばらつきと第1の比較器の応答性のばらつきにより変化したとき、

前記FETのゲート直列抵抗を変化させることにより前記On/Off動作の周期を変化させて前記回数判定値を変えることなく希望する回転数低下量に判定値を合わせる事が可能な可変抵抗を有することを特徴とする請求項23に記載のパワーウィンド挟み込み防止装置。

【請求項25】 挟み込みの判定を挟み込み前のモーター回転数からの落ち込み量により行う場合に、挟まれと判定する落ち込み量の設定を悪路等で発生する駆動力の瞬間的な変化による落ち込み量より大きな値に設定することを特徴とする請求項22に記載のパワーウィンド挟み込み防止装置。

【請求項26】 起動直後から挟み込み検出を行うため、

前記第1の充放電回路のコンデンサを突入電流マスク期間中に充電し、マスク期間終了後、第1の比較器の出力がLレベルである期間、第1の比較器の出力を経由して第1の充放電回路のコンデンサを放電させることにより、マスク期間終了直後から挟み込み検出が可能になるようにしたことを特徴とする請求項11乃至13のいずれか1つに記載のパワーウィンド挟み込み防止装置。

【請求項27】 挟み込みによりモーターが回転しない等により、マスク期間中にモーターロック電流が流れる場合は、

マスク期間終了と同時に前記第2の比較器が電流制限回路をOn/Off動作させるように出力することにより、マスク期間終了直後にモーターを停止させることを特徴とした請求項16に記載のパワーウィンド挟み込み防止装置。

【請求項28】 モーター電流を電圧変換し、その中の変化量成分を増幅して第1の電圧を生成し、第1の電圧の長期間にわたる平均値を生成して、第2の電圧とし、前記第1の電圧が挟み込みにより、第2の電圧より所定の値を超えて増加したら、On/Off動作と連続Onによるモーター電流の制限を行うことを特徴とする請求項1乃至8、請求項14、請求項18乃至27のいずれか1つに記載のパワーウィンド挟み込み防止装置。

【請求項29】 前記第1の電圧は前記第2のソースフォロア回路のゲートを前記第1の比較器の出力に直接接続する構成としたときに、

前記第2のソースフォロア回路の電流が前記第2のソースフォロア回路の抵抗を流れることにより生じる電圧降下で生成し、

FETと抵抗からなる第3のソースフォロア回路を電源

と接地電位レベル間に追加し、

第3のソースフォロア回路のゲートに第1の充放電回路のコンデンサの非接地側端子を接続し、前記第2の電圧は前記第3のソースフォロア回路の電流が該ソースフォロア回路の抵抗を流れることにより生じる電圧降下で生成すること、を特徴とする請求項28に記載のパワーウィンド挟み込み防止装置。

【請求項30】 電流制限回路をOn/Off動作させることにより電流を減少させるときの電流減少量は、前記電流制限回路が連続Onしているときにリファレンス抵抗に流れる電流の一部をOn/Off動作時、遮断することにより設定することを特徴とする請求項28又は請求項29に記載のパワーウィンド挟み込み防止装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直流モーターによって駆動される移動体、例えば、車両のパワーウィンドにおいて人の指等の挟み込みを防止する装置に関し、特に、人の指等の挟まれを誤認無く迅速に判定するパワーウィンド挟み込み防止装置と、人の指等の挟まれからモーター電流に生じる異常電流を誤認無く迅速に検出する電流追随回路に関する。

【0002】

【従来の技術】車両の窓ガラスはパワーウィンドと呼ばれ、モーターによる自動開閉が可能である。この自動開閉には手や首等の異物の挟まれを防止する対策（ジャミング・プロテクション（Jamming protection））が施されている。

【0003】図36は、従来のパワーウィンド挟み込み防止装置において、パワーウィンド上昇の起動直後に挟まれが発生した場合の信号波形図である。横軸は時間で1目盛りが100m秒である。縦軸は、モーター電流IDと、挟まれた異物に掛かる荷重を示している。縦軸の単位は、グラフ中のモーター電流IDと荷重の右側に示している。モーター電流IDの縦軸は、（5A/div、15A）と表記され、1目盛りが5Aで、全8目盛り中の4目盛り目の電圧が15Aである。同様に荷重の縦軸は、（5Kg/div、15Kg）と表記され、1目盛りが5Kgで、全8目盛り中の4目盛り目の荷重が15Kgである。以下のグラフでも縦軸は同様の表記法で表している。

【0004】これより、挟まれた異物に掛かる荷重は、最大でも10Kg程度に抑えるべきところ、荷重が20Kgを超えていることがわかる。

【0005】

【発明が解決しようとする課題】図36で観察される荷重が規定値の10Kg程度を超えて異物に印可される不具合は、パワーウィンド上昇の起動直後に挟まれが発生するという特殊な場合に観察される。しかし、どのよ

うな場合でも、荷重は規定値以下に抑えられるべきと考えた。

【0006】また、図36に示すように荷重が増加している際に、モーター電流IDが増加していることがわかった。モーター電流IDが増加することにより荷重が増加しているのである。そこで、モーター電流IDの増加を抑制するようなモーター電流を制限する必要があると考えられる。

【0007】本発明は上記事情に鑑みてなされたものであり、その目的とするところは、異物の挟まれを誤認無く迅速に判定し、モーター電流を制限するパワーウィンド挟み込み防止装置を提供することにある。

【0008】また、本発明の目的は、人の指等の挟まれからモーター電流に生じる異常電流を誤認無く迅速に検出する電流追随回路を提供することにある。

【0009】

【課題を解決するための手段】上記問題点を達成するための本発明の第1の特徴は、モーター電流を検出する電流検出回路と、モーター電流の増加量が所定値を超えたら、モーター電流を所定の範囲で減少および増加させる電流制限回路と、正転反転回路を備えたパワーウィンドモーターとを直列に接続して電源供給装置に接続したパワーウィンド挟み込み防止装置にある。

【0010】本発明の第1の特徴は、電流制限回路が、半導体スイッチング素子を有し、モーター電流の減少は、挟み込みによるモーター回転数の低下量に応じた期間、半導体スイッチング素子をOn/Off動作させることにより実現し、モーター電流の増加は、半導体スイッチング素子を連続On動作させることにより実現することにより一層効果的である。

【0011】また、本発明の第1の特徴は、電流検出回路が、シャント抵抗とシャント抵抗のn倍の抵抗値を持つリファレンス抵抗からなるマルチ抵抗と、シャント抵抗とリファレンス抵抗の電圧降下が常に等しくなるような電流をリファレンス抵抗に流す電流追随回路とを有し、シャント抵抗は、モーターおよび電流制限回路に直列に接続して、一端を電源供給装置のプラス端子、またはマイナス端子に接続し、リファレンス抵抗は、一端をシャント抵抗と電源供給装置との接続点に接続し、他端を電流追随回路に接続し、電流追随回路のもう一方の端子は電源供給装置のもう一方の端子に接続することにより一層効果的である。

【0012】本発明の第1の特徴は、電流検出回路が、モーター電流が流れるNMOS構造のメインFETと、メインFETのソース電位とソース電位が等しいとき、モーター電流のn分の1の電流が流れるリファレンスFETと、メインFETとリファレンスFETの電圧降下が常に等しくなるような電流をリファレンスFETに流す電流追随回路とを有し、メインFETはモーターおよび電流制限回路に直列に接続して、そのドレイン端子を

電源供給装置のプラス端子に接続し、リファレンスFETはドレイン端子をメインFETのドレイン端子に接続し、ソース端子を電流追従回路に接続し、電流追従回路のもう一方の端子は電源供給装置のマイナス端子に接続し、メインFETおよびリファレンスFETのゲートは互いに接続されドライバー回路で駆動されることにより一層効果的である。

【0013】本発明の第1の特徴は、電流追従回路が、追従速度の遅い電流 (Iref-s) を流す回路と、追従速度の速い電流 (Iref-f) を流す回路が並列接続された構成とし、追従速度の遅い電流は、モーター電流の長い期間の平均値を表わし、追従速度の速い電流は、モーター電流の長い期間の平均値からの変動量を表わすようにそれぞれの追従速度を設定したことにより一層効果的である。ここで、「長い期間」とは、挟み込みが発生してからモーターが停止するまでの期間の数倍の期間のことである。挟み込みが発生してからモーターが停止するまでの期間では追従速度の遅い電流がほとんど変化しないように設定する。

【0014】本発明の第2の特徴は、追従速度の遅い電流 (Iref-s) を流す回路と、追従速度の遅い電流を流す回路に並列接続された追従速度の速い電流 (Iref-f) を流す回路とを有し、追従速度の遅い電流のn倍は、モーター電流の挟み込みが発生してからモーターが停止するまでの期間の数倍の期間の平均値と一致し、追従速度の速い電流のn倍は、モーター電流の前記平均値からの変動量と一致し、追従速度の遅い電流と追従速度の速い電流の和が、モーター電流のn分の1である電流追従回路にある。

【0015】本発明の第1の特徴は、起動直後から挟み込み検出を行うため、第1の充放電回路のコンデンサを突入電流マスク期間中に充電し、マスク期間終了後、第1の比較器の出力がLレベルである期間、第1の比較器の出力を経由して第1の充放電回路のコンデンサを放電させることにより、マスク期間終了直後から挟み込み検出が可能になるようにしたことにより一層効果的である。

【0016】本発明の第1の特徴は、モーター電流を電圧変換し、その中の変化量成分を増幅して第1の電圧を生成し、第1の電圧の長期間にわたる平均値を生成して、第2の電圧とし、第1の電圧が挟み込みにより、第2の電圧より所定の値を超えて増加したら、On/Off動作と連続Onによるモーター電流の制限を行うことにより一層効果的である。

【0017】本発明の第1の特徴は、第1の電圧は前記第2のソースフォロア回路のゲートを第1の比較器の出力に直接接続する構成としたときに、第2のソースフォロア回路の電流が第2のソースフォロア回路の抵抗を流れることにより生じる電圧降下で生成し、FETと抵抗からなる第3のソースフォロア回路を電源と接地電位レ

ベル間に追加し、第3のソースフォロア回路のゲートに第1の充放電回路のコンデンサの非接地側端子を接続し、第2の電圧は前記第3のソースフォロア回路の電流が該ソースフォロア回路の抵抗を流れることにより生じる電圧降下で生成することにより一層効果的である。

【0018】本発明の第1の特徴は、電流制限回路をOn/Off動作させることにより電流を減少させるときの電流減少量は、電流制限回路が連続Onしているときにリファレンス抵抗に流れる電流の一部をOn/Off動作時、遮断することにより設定することにより一層効果的である。

【0019】本発明の第2の特徴は、電流追従回路は、第1の素子と第2の素子の電圧降下の差を検出する第1の比較器と、第1の比較器の出力と接地電位レベルの間に配置され、第1の抵抗が第1の比較器の出力側に接続し、第1のコンデンサが第1の抵抗に直列で接地側に接続する第1の充放電回路と、第1の比較器の出力と接地電位レベルの間に配置され、第2の抵抗が第1の比較器の出力側に接続し、第2のコンデンサが第2の抵抗に直列で接地側に接続し、第1の充放電回路に並列接続する第2の充放電回路とを有し、第1の充放電回路の時定数が第2の充放電回路の時定数より大きく、第1のコンデンサの非接地側電位に連動して追従速度の遅い電流が流れ、第2のコンデンサの非接地側電位に連動して追従速度の速い電流が流れることにより一層効果的である。

【0020】本発明の第2の特徴は、前記追従速度の遅い電流を流す回路が、追従速度の遅い電流が流れる第1のFETと、第1のFETのソースに接続した第3の抵抗とを有する第1のソースフォロア回路を有し、追従速度の速い電流を流す回路が、追従速度の速い電流が流れる第2のFETと、第2のFETのソースに接続した第4の抵抗とを有する第2のソースフォロア回路を有し、第1のFETのゲート電極に第1のコンデンサの非接地側端子を接続し、第2のFETのゲート電極に第2のコンデンサの非接地側端子を接続し、第1と第2のコンデンサの非接地側端子間を高抵抗で接続したことにより一層効果的である。

【0021】本発明の第2の特徴は、追従速度の遅い電流および追従速度の速い電流を流す回路をFETと抵抗からなる2つのソースフォロア回路 (第1のソースフォロア回路と第2のソースフォロア回路) で構成し、第1のソースフォロア回路のゲート電極に第1の充放電回路のコンデンサの非接地側端子を接続し、第2のソースフォロア回路のゲート電極に第1の比較器の出力を直接接続したことにより一層効果的である。

【0022】本発明の第3の特徴は、挟まれが発生し、モーター回転数が低下してモーター電流が増加したとき、挟まれが発生する直前のモーター電流値から所定の値だけ平均値で上回った値にモーター電流を制限するパワーウィンド挟み込み防止装置にある。

【0023】本発明の第4の特徴は、挟まれが発生し、モーター回転数が低下してモーター電流が増加したとき、挟まれが発生する直前のモーター電流値から所定の値だけ平均値で上回った値にモーター電流を制限する場合に、第1のソースフォロア回路と、第2のソースフォロア回路と、第1のソースフォロア回路の第1のソース電位と、第2のソースフォロア回路の第2のソース電位から所定の電圧（挟み込み検出値）を引いた電位を比較する第2の比較器とを有し、前者の電位より、後者の電位が大きいときは、電流制限回路をOn/Off動作させてモーター電流を減少させ、前者の電位より後者の電位が小さいときは電流制限回路を連続Onさせ、電流を増加させることにより、モーター電流を所定の範囲に制限するパワーウィンド挟み込み防止装置にある。

【0024】本発明の第4の特徴は、On/Off動作の期間は、On/Off動作を行う半導体スイッチング素子のオフ遅れ時間、およびOn/Off動作によるモーター電流の減少速度に依存し、連続Onの期間は、連続Onによるモーター電流の増加速度に依存することにより一層効果的である。

【0025】本発明の第4の特徴は、所定の電圧（挟み込み検出値）が、第2のソースフォロア回路のソースに直列接続されたダイオードの順方向電圧降下によって発生する電圧であることにより一層効果的である。

【0026】本発明の第4の特徴は、電流制限回路が、モーター電流をOn/Offする半導体スイッチング素子と、基準電圧回路と、第3の比較器とを有し、半導体スイッチング素子がオフすることにより、半導体スイッチング素子間の電圧が第1の基準電圧（VH）を上回ると第3の比較器はその出力を反転して半導体スイッチング素子をオンさせ、半導体スイッチング素子間の電圧が第2の基準電圧（VL）を下回ると第3の比較器の出力を再反転させて半導体スイッチング素子をオフさせることにより、On/Off動作を繰り返すことにより一層効果的である。

【0027】本発明の第4の特徴は、半導体スイッチング素子が、FETであり、第1の基準電圧（VH）が、第2の基準電圧（VL）より大きく、電源電圧（VB）より小さく、半導体スイッチング素子の制御電極容量にOn/Off動作の間、常にMiller効果が発生するようにし、モーターのインダクタンスを利用してMiller効果を増大させることにより、On/Off動作中のゲート～ソース間電圧の変化が少なくなるようにして、モーター電流の変化が少なくなるようにして、On/Off動作中のモーター駆動力の変化を少なくするように制御することにより一層効果的である。

【0028】本発明の第4の特徴は、On/Off動作期間中もモーター出力を発生させ、ウィンドガラス駆動機構に駆動力を加え続けることにより、モーターの回転速度がウィンドガラスの動きに追従するように制御し、

悪路等で発生する瞬間的な駆動力増加によるOn/Off動作が発生しても駆動力増加が消滅した時点で即正常状態に復帰できるようにして、誤作動を防止することにより一層効果的である。

【0029】本発明の第4の特徴は、モーターの回転数がウィンドガラスの動きに追従するように制御する際に、On/Off動作1周期ではほとんどモーター回転数が変化しないようにすることにより、モーター回転数の低下に連れてOn/Off動作期間が長くなり、連続On期間が短くなるので、On/Off動作期間と前記連続On期間の比を検出するか、On/Off動作期間または連続On期間を計時することにより挟み込み前のモーター回転数からの落ち込み量を検出して挟み込み判定を行う挟み込み判定回路を有することにより一層効果的である。

【0030】本発明の第4の特徴は、On/Off動作期間を計時する場合に、On/Off動作の回数をカウントすることによりOn/Off動作期間を計時することにより一層効果的である。

【0031】本発明の第4の特徴は、半導体スイッチング素子が、FETであり、On/Off動作期間がFETのオフ遅れのばらつきと第1の比較器の応答性のばらつきにより変化したとき、FETのゲート直列抵抗を変化させることによりOn/Off動作の周期を変化させて前記回数の判定値を変えることなく希望する回転数低下量に判定値を合わせることが可能な可変抵抗を有することにより一層効果的である。

【0032】本発明の第4の特徴は、挟み込みの判定を挟み込み前のモーター回転数からの落ち込み量により行う場合に、挟まれと判定する落ち込み量の設定を悪路等で発生する駆動力の瞬間的な変化による落ち込み量より大きな値に設定することにより一層効果的である。

【0033】本発明の第4の特徴は、挟み込みによりモーターが回転しない等により、マスク期間中にモーターロック電流が流れる場合は、マスク期間終了と同時に第2の比較器が電流制限回路をOn/Off動作させるように出力することにより、マスク期間終了直後にモーターを停止させることにより一層効果的である。

【0034】

【発明の実施の形態】次に、図面を参照して、本発明の実施の形態と実施例において本発明に係るパワーウィンド挟み込み防止装置を説明する。以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。

【0035】（パワーウィンド挟み込み防止装置の概要）図1は、本発明の実施の形態に係るパワーウィンド挟み込み防止装置のブロック図である。本発明の実施の形態に係るパワーウィンド挟み込み防止装置は、挟まれ等による異常電流検出回路2と、正転・反転回路を備えたパワーウィンドモーター5と、挟み込み判定回路6

と、モーター電流制限回路7とを有している。なお、正転・反転回路を備えたパワーウインドモーター5は、パワーウインドモーターを含んだ正転・反転回路5とを考えてもよい。電流検出回路2と、正転・反転回路5と、電流制限回路7の三つの回路は、モーター電流IDの流れる電線1に直列に接続されて電源供給装置VBに接続される。

【0036】(挟まれ等による異常電流検出回路2の概要) 電流検出回路2は、モーター電流IDの挟まれ等による異常電流を検出して、信号線9を介して異常電流検出信号を電流制限回路7に出力する。電流検出回路2は、マルチソース電界効果トランジスタ(FET)またはマルチ抵抗と、電流追従回路3と、スタート回路とを有している。

【0037】マルチソースFETは、メインFETとリファレンス(Reference)FETで構成される。また、マルチ抵抗は、シャント抵抗とリファレンス(Reference)抵抗で構成される。マルチソースFETまたはマルチ抵抗のカレントセンシングレシオ(n : Current Sensing Ratio)すなわち、例えばメイン抵抗に対するリファレンス抵抗の抵抗成分の比を1を超えて好ましくは100以上に設定する。モーター電流IDをメインFET又はシャント抵抗に流す。そして、 $ID=n \times I_{ref}$ の条件を満たすリファレンス電流IrefがリファレンスFETまたはリファレンス抵抗に流れるように、リファレンス電流Irefを制御する。

【0038】メインFETまたはシャント抵抗がモーターのハイサイド(High side: モーターに対して電源側)に有る場合には、メインFETのソース電位またはシャント抵抗のモーター側電位VSAと、リファレンスFETのソース電位またはリファレンス抵抗の接地側電位VSBとは、上記 $ID=n \times I_{ref}$ の条件を満足するために、 $VSA=VSB$ の条件を満足する必要がある。モーターが正常回転しているとき、ウインドガラスの駆動力の変動によりモーター電流IDが変化するとメインFETのソース電位等VSAも変化するが、リファレンス電流Irefを制御して $VSA=VSB$ の条件を維持する。

【0039】次に、挟まれ(Jamming)等によって発生する異常電流を検出する方法について説明する。リファレンス電流Irefを追従速度の異なる2つの電流成分に分ける。リファレンス電流Irefは、追従速度の遅い電流成分Iref-sと、追従速度の速い成分Iref-fとに分けられて流れる。追従速度の遅い電流成分Iref-sはモーターが正常に回転しているときのモーター電流IDの変化には追従するが、挟まれが発生したときのモーター電流IDの急激な変化には追従できないように設定する。一方、追従速度の速い電流成分Iref-fは挟まれが発生したときの電流変化のみならず、モーター電流IDの中に含まれる脈動成分にも追従できるように設定する。追従速度の速い電流成分Iref-fの追従性を良くすればするほど、追従速度

の遅い電流成分Iref-sは変化する必要がなくなり安定してくる。このような条件を満足させるため、追従速度の速い電流成分Iref-fの追従速度は、追従速度の遅い電流成分Iref-sの800~1000倍の速さに設定する。

【0040】このように設定すると、半導体スイッチング素子のOn/Off動作時を除けば追従速度の速い電流成分Iref-fはモーター電流IDの変化を正確に反映する。追従速度の速い電流成分Iref-fを、リファレンス抵抗より抵抗値の大きい抵抗に流すことによりモーター電流IDの変化を電圧に変換する。この電圧の変換により、モーター電流IDの変化をシャント抵抗又はメインFETのオン抵抗で電圧に変換して得られる微小変動を増幅した変動が検出できる。

【0041】挟まれが発生すると追従速度の速い電流成分Iref-fはモーター電流IDに追従して増加するが、追従速度の遅い電流成分Iref-sはほとんど変化しない。そのため追従速度の速い電流成分Iref-fの平均値と追従速度の遅い電流成分Iref-sの間には差が生じ、 $(I_{ref-f}の平均値) > (I_{ref-s})$ の大小関係となる。この大小の差があらかじめ設定した値を超えたら、異常電流検出信号を発生させ、モーターのハイサイド(High side)にあるマルチソースFETまたはモーターのロウサイド(Low side: 接地側)にある電流制限回路7の半導体スイッチング素子(FETまたはバイポーラ(Bipolar)トランジスタ)をオフする。

【0042】その後、挟み込みが発生している間、マルチソースFETまたはモーターのロウサイドにある半導体スイッチング素子がOn/Off動作と連続On動作を繰り返す動作を行う。このOn/Off動作と連続On動作を繰り返す動作により、以下に説明するがモーター電流IDの増加を制限することができる。

【0043】(モーター電流制限回路7の概要) 電流制限回路7は、異常電流検出信号を入力し、モーター電流IDが増加していかないように制限する。この制限は、マルチソースFET又はモーターのロウサイドにある半導体スイッチング素子がOn/Off動作と連続On動作を交互に繰り返すことにより行われ、このOn/Off動作と連続On動作を繰り返す動作の信号が信号線10を介して挟み込み判定回路6に出力される。電流制限回路7は、モーター電流IDをOn offすることが可能なFET等の半導体スイッチング素子と、この半導体スイッチング素子のOnの基準電圧とoffの基準電圧を生成する基準電圧回路8とを有している。

【0044】モーター電流IDが、On/Off動作と連続Onを繰り返す動作に入ると、モーター電流IDは電流制限されて、その平均値は挟まれ発生直前より若干大きい値に維持される。モータートルクはモーター電流に比例するので、これによりモータートルクはウインドガラスの駆動に要するトルクより若干大きいトルクに保持される。このような必要最小限のトルクを確保することで、悪路

等によるガラス駆動力の瞬間的変動があっても誤反転しないという条件下での、最小の挟まれ荷重を実現することが可能となる。

【0045】（挟み込み判定回路6の概要）挟み込み判定回路6は、入力したOn/Off動作と連続On動作を繰り返す動作の信号に基づいて挟み込みか否かを判定する。挟み込みと判定した場合は、信号線11を介してウインドを開ける旨のウインドダウン信号を正転・反転回路5に出力する。

【0046】挟み込みの判定には、挟まれによりモーター一回転数が低下するに連れて、半導体スイッチング素子のOn/Off動作の期間が長くなり、半導体スイッチング素子の連続On動作の期間が短くなることを利用する。例えば、On/Off動作の期間が一定の長さ達したときに、挟み込みと判定する。挟み込みと判定すると、マルチソースFETまたは半導体スイッチング素子を遮断して、モーターを停止させ、一定時間経過後、モーター5を反転駆動させる。このことにより、ウインドガラスが開き、挟まれた異物の挟み込みを防止することができる。

【0047】（正転・反転回路を備えたパワーウインドモーター5の概要）正転・反転回路5は、ウインドアップの信号を入力することにより、ウインドを閉める方向にモーターを回転させ、ウインドダウンの信号を入力することにより、ウインドを開ける方向にモーターを回転させる。さらに、信号線11を介してウインドダウン信号を入力した場合は、ウインドを閉める方向から開ける方向にモーターの回転を反転させる。正転・反転回路5は、Hブリッジ回路またはリレー回路を有している。Hブリッジ回路を用いる場合、Hブリッジ回路を構成、あるいは接続する4個のFETを用いる。4個のFETのうちハイサイドのトランジスタを用いて電流検出回路2および電流制限回路7を構成してもよいし、ハイサイドのトランジスタを用いて電流検出回路2を構成し、ロウサイドのトランジスタを用いて電流制限回路7を構成してもよい。

【0048】図2は、本発明の実施の形態に係るパワーウインド挟み込み防止装置のブロック図の変形例である。すなわち、電流検出回路2は、電源供給装置VBのプラス端子またはマイナス端子と等価なグランドに接続し、正転・反転回路5および電流制限回路7についてはモーター電流IDを流す順番は構わない。具体的には、図2(a)の電流検出回路2→電流制限回路7→正転・反転回路6の順番や、図2(b)の電流検出回路2→正転・反転回路5→電流制限回路7の図1の順番と同じ順番や、図2(c)の正転・反転回路5→電流制限回路7→電流検出回路2の順番等でもよい。

【0049】（第1の実施の形態）図3は、本発明の第1の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。本発明の第1の実施の形態に係るパワーウインド挟み込み防止装置において、電流検出回路

2、電流制限回路7と挟み込み判定回路5の回路構成と回路の動作について詳細に説明する。

【0050】1、電流検出回路2の説明

1-1、電流検出回路2の回路構成

シャント抵抗とリファレンス抵抗を用い、リファレンス電流Irefを2つの追従速度の異なる電流成分Iref-sとIref-fに分けて異常電流を検出する回路について説明する。

【0051】図3の電流検出回路2は、電源VBのプラス端子に接続するシャント抵抗R1とリファレンス抵抗R20と、その抵抗R1とR20に接続する電流追従回路3と、電流追従回路3にプラス入力端子とマイナス入力端子が接続し出力端子が電流制限回路7に接続するコンパレータCMP2と、5V電源とCMP2の出力端子間に接続する抵抗R25とを有している。

【0052】電流追従回路3は、プラス入力端子がリファレンス抵抗R20に接続し、マイナス入力端子がシャント抵抗R1に接続するコンパレータCMP1と、CMP1の出力端子に接続し、抵抗R21と接地するコンデンサC1を直列接続して構成される第1の充放電回路と、CMP1の出力端子に接続し、抵抗R22と接地するコンデンサC2を直列接続して構成される第2の充放電回路と、コンデンサC1とC2の間に接続される抵抗R28と、ドレインがCMP1のプラス入力端子に接続されゲートがコンデンサC1に接続されるnMOSFET(T21)と、一端がFET(T21)のソースとCMP2のプラス入力端子に接続し他端が接地する抵抗R23とで構成される第1のソースフォロア回路と、ドレインがCMP1のプラス入力端子に接続されゲートがコンデンサC2に接続されるnMOSFET(T22)と、アノードがFET(T22)のソースと接続するダイオードD21と、一端がダイオードD21のカソードとCMP2のマイナス入力端子に接続し他端が接地する抵抗R24とで構成される第2のソースフォロア回路とを有している。

【0053】なお、図3中の抵抗R21等に添えられた910Kは、抵抗R21の抵抗値が910KΩであることを表している。同様に、コンデンサC2等に添えられた0.1uFは、コンデンサC2の容量が0.1μFであることを表している。他の図面においても同様に用いている。

【0054】1-2、電流検出回路2の動作説明

図3ではシャント抵抗R1、正転・反転リレー回路5とOn/Off動作を行う半導体スイッチング素子(FET)T1が、モーター電流IDの流れる電線1に対して直列に接続され、電源供給装置(バッテリー)VBのプラス端子およびマイナス端子に接続されている。正転・反転リレー回路5の正転・反転リレーはトランジスタT2およびT3により駆動され、正転(アップ(Up)動作)ではT2がオンし、反転(ダウン(Down)動作)ではT3

がオンする。マルチ抵抗はシャント抵抗 R 1 とリファレンス抵抗 R 2 0 で構成される。図 3 の回路例では R 1 の抵抗値は 3 4 mΩ、R 2 0 の抵抗値は 5 5 Ω に設定されている。モーター電流 I D はシャント抵抗 R 1 を流れ、リファレンス電流 I ref はリファレンス抵抗 R 2 0 を流れる。*

$$n = I_D / I_{ref} = R_{20} / R_1 = 55 / 0.034 = 1618 \quad \cdots \text{式 1}$$

コンパレータ CMP1 はオペアンプからなり、CMP1 のマイナス入力端子にはシャント抵抗 R 1 のモーター側電位が入力され、CMP1 のプラス入力端子にはリファレンス抵抗 R 2 0 の接地側電位が入力される。CMP1 の出力と接地電位レベル (GND) 間には抵抗 R 2 1 とコンデンサ C 1 を直列接続した第 1 の充放電回路が接続され、コンデンサ C 1 は CMP1 の出力により、抵抗 R 2 1 を介して充放電される。コンデンサ C 1 の非接地側は FET T 2 1 のゲート端子に接続され、FET T 2 1 のドレインはリファレンス抵抗 R 2 0 に接続され、T 2 1 のソースは抵抗 R 2 3 を通して接地されている。FET T 2 1 と抵抗 R 2 3 は第 1 のソースフォロア回路を構成するので、FET T 2 1 および抵抗 R 2 3 にはコンデンサ C 1 の電位に比例した電流が流れる。この電流がリファレンス電流 I ref の追従速度の遅い電流成分 I ref-s になる。一方、コンパレータ CMP1 の出力と接地電位レベル (GND) 間には抵抗 R 2 2 とコンデンサ C 2 を直列接続した第 2 の充放電回路が接続され、コンデンサ C 2 は CMP1 の出力により、抵抗 R 2 2 を介して充放電される。コンデンサ C 2 の非接地側は FET T 2 2 のゲート端子に接続され、FET T 2 2 のドレイ※

$$(\text{第 1 の充放電回路の時定数}) = R_{21} * (R_{22} + R_{28}) / (R_{21} + R_{22} + R_{28}) * C_1$$

$$= 910K * (5.1K + 910K) / (910K + 5.1K + 910K) * 1 \mu f = 456ms \quad \cdots \text{式 2}$$

$$(\text{第 2 の充放電回路の時定数}) = R_{22} * C_2 = 5.1K * 0.1 \mu f = 0.51ms \quad \cdots \text{式 3}$$

挟み込みの検出はコンパレータ CMP2 で行う。CMP2 のプラス入力端子には T 2 1 のソース電位が入力され、マイナス入力端子には T 2 2 のソース電位よりダイオード D 2 1 の順方向電圧降下約 0.7 V だけ低下した電位が入力される。T 2 1 と T 2 2 のゲート～ソース間電位はほぼ等しいので、D 2 1 の電圧降下が挟み込みにより増加する異常電流の検出値となる。挟み込みが発生して I ref-f が増加すると CMP2 の出力が H レベルから L レベルに変化する。そして、電流制限回路 7 の NOR 1 の出力が H レベルになり、トランジスタ T 3 1 がオンし、半導体スイッチング素子であるトランジスタ T 1 がオフする。このときの挟み込みによる異常電流の検出は次のようにしてなされる。

【0057】 (a) まず、リファレンス電流 I ref を図 3 のように追従速度の遅い成分 I ref-s と速い成分 I ref-f に分けて構成する。モーター電流 I D の変化は脈動成分まで★

$$\Delta V_{rip} = \Delta I_{ref-f-rip} * R_{24}$$

$$= \Delta I_{D-rip} / n * R_{24} = 0.5A / 1618 * 1.5K = 0.46V \quad \cdots \text{式 4}$$

すなわち、CMP2 のマイナス入力端子電圧は脈動成分により、振幅 ±0.23V (±ΔVrip/2) で振動している。従って I ref-f の平均値が 0.47V (=0.7V-0.23V) 増加する

* 抵抗 R 1 及びコンデンサ C 2 等の抵抗値及び容量を便宜上抵抗 R 1 等の符号 R 1 と同じ R 1 等と表記する。そこで、R 1 * I D = R 2 0 * I ref の条件を満足するときの電流比 n は式 1 のようになる。

【0055】

※ n はリファレンス抵抗 R 2 0 に接続され、T 2 2 のソースはダイオード D 2 1 と抵抗 R 2 4 を通して接地されている。FET T 2 2 とダイオードおよび抵抗 R 2 4 は第 2 のソースフォロア回路を構成するので、FET T 2 2、ダイオード D 2 1、および抵抗 R 2 4 にはコンデンサ C 2 の電位に比例した電流が流れる。これがリファレンス電流 I ref における追従速度の速い電流成分 I ref-f になる。コンデンサ C 1 と C 2 の非接地側は抵抗 R 2 8 で接続され、モーター電流 I D が変化しないときは C 1 および C 2 の電位が等しくなるようになっている。すなわち、コンパレータ CMP1 の出力にはコンデンサ C 1、C 2 と抵抗 R 2 1、R 2 2 からなる 2 つの充放電回路が並列に接続され、それぞれのコンデンサ C 1、C 2 の電位に比例した電流を流す 2 つのソースフォロア回路がリファレンス抵抗 R 2 0 と接地間に並列接続されることになる。第 1 の充放電回路の時定数は第 2 の充放電回路の時定数より大きく設定される。この回路例では第 1 の充放電回路の時定数は式 2 のようになり、第 2 の充放電回路の時定数は式 3 のようになり、その比は 1 : 894 となる。

【0056】

★含めて I ref-f に現れ、T 2 2 のソース電位、すなわち CMP2 のマイナス入力端子電圧に正確に反映される。その結果、I ref-s 側の T 2 1 のソース電位、すなわち CMP2 のプラス入力端子電圧はモーター電流 I D の速い変動の影響を受けなくなり、長い期間の平均値のみが反映される。このため挟み込みが発生して電流制限を行う間はほぼ一定の電位を保ち、理想的な基準電圧を実現することができる。

【0058】 (b) 追従速度の速い成分 I ref-f にはモーター電流の脈動成分による変動分が含まれている。脈動電流の振幅を ΔID-rip、I ref-f の脈動成分を ΔIref-f-rip とすると ΔIref-f-rip = ΔID-rip / n となる。ΔIref-f-rip により抵抗 R 2 4 に発生する電圧変動分 ΔVrip は、式 4 のように R 2 4 = 1.5KΩ、ΔID-rip = 0.5A の場合は、0.46V となる。

【0059】

と CMP2 の出力は H レベルから L レベルに反転することになる。

【0060】 この 0.47V をモーター電流 I D に換算する

と0.51A ($=0.47V/R24 * n = 0.47V/1.5K * 1618$)となる。すなわち、図3の回路例では挟み込みによりモーター電流IDの平均値が0.51A増加するとCMP2出力はLレベルとなり、T31がオンしT1はオフ状態に向かう。

【0061】(c)図4に示すように、CMP2出力がLレベルに反転する前(時間t1の前)はモーター電流IDが増加しているので、CMP1の出力はHレベルになっている。T31がオンするとT1のゲートに過充電された電荷が放電する時間だけ遅れてモーター電流IDは減少し始める。この時点でCMP1の出力はH→Lレベルに遷移し始めるが、CMP1はオペアンプで構成されているので、オペアンプの応答遅れのため、出力がHからLに変化するのに遅れ時間が発生する。

【0062】CMP2の出力がLレベルに反転してからCMP1出力がHレベルから低下してコンデンサC2の電位に等しくなるまでの時間t1の間はC2が充電されるので、Iref-fは増加し、CMP2のマイナス入力端子電圧は増大する。その後、CMP1の出力がC2電位より低くなるとC2は放電され始め、時間t1の間に充電された電荷量が放電し終わるまでの時間t2の後にCMP2のマイナス入力端子電圧は元の電圧、すなわちCMP2出力がH→Lに遷移し始めたときの電圧に戻る。この間プラス入力端子電圧は変化しない。

【0063】時間t2を過ぎるとCMP2出力はHレベルに反転し、FET T1はオンする。すなわち、モーター電流IDが増加してCMP2の出力がLレベルに反転してから時間t1+t2の間はCMP2出力はLレベルを維持する。C2の電位がCMP1の出力のHレベルとLレベルの間にあるとt1≒t2の関係となる。時間t1+t2はT1のターンオフ遅れ時間、オペアンプの応答速度およびモーター電流IDの減少速度により決まるが、T1のターンオフ遅れ時間とオペアンプの応答速度は一定であるので、時間t1+t2はモーター電流IDの減少速度に依存し、減少速度が遅くなるに連れて長くなる。

【0064】CMP2出力が再度L→Hになり、T1がオンするとモーター電流IDが増加し始める。このため、CMP1の出力はLからHに向かうが、CMP1の出力がC2の電位より低い間、C2は放電され続ける。CMP2の出力がHレベルに反転してからCMP1出力がコンデンサC2の電位に等しくなるまでの時間を時間t3とする。CMP1の出力がC2電位を超えるとC2は充電され始める。時間t3に放電した電荷量と同量の電荷が充電されるまでの時間t4を経過するとCMP2の出力は反転してLになり、T1はオフする。すなわち、時間t3+t4の間はCMP2の出力がHレベルを維持する。時間t3+t4はオペアンプの応答速度およびモーター電流IDの増加速度により決まるが、オペアンプの応答速度は一定であるので、時間t1+t2はモーター電流IDの増加速度に依存し、増加速度が速くなるに連れて短くなる。

【0065】(d)挟み込み検出値の設定にダイオードD21の順方向電圧降下を用いたのはモーター電流IDが変化して、Iref-fの平均値が変化しても挟み込み検出値を一定にするためである。しかし、この方法では挟み込み検出値を変更する必要がある場合はダイオードD21の順方向電圧降下を変更できないので、抵抗R24の値を調整して行うことになる。上述の(b)項の説明から判るようにR24の値を大きくすると挟み込み検出値は小さくなり、逆にR24の値を小さくすると挟み込み検出値が大きくなる。

【0066】(e)挟み込み検出値の設定をダイオードD21に代えて抵抗を用いて行うことも可能である。この場合、モーター電流IDが増加するとそれに比例して挟み込み検出値が大きくなる。

【0067】2、電流制限回路7の説明

2-1、電流制限回路7の回路構成

図3の電流制限回路7は、入力端子がCMP2の出力端子に接続するNORゲートNOR1と、出力端子がNOR1の入力端子に接続するコンパレータCMP3と、CMP3のマイナス入力端子に接続する基準電圧回路8と、ドレインがプラス入力端子に接続し、ソースが接地された半導体スイッチング素子T1と、スイッチング素子T1のゲートに接続された可変抵抗R32と、ゲートがNOR1の出力端子に接続し、ドレインが抵抗R32に接続し、ソースが接地されたFET(T31)と、電源VBのプラス端子とT31のドレイン間に接続された抵抗R31と、CMP3のプラス入力端子と接地間に接続された抵抗R33と、CMP3の出力端子と5V電源間に接続された抵抗R37とを有している。

【0068】基準電圧回路8は、CMP3のマイナス入力端子と電源VB間に接続された抵抗R35と、CMP3のマイナス入力端子と接地間に接続された抵抗R36と、CMP3のマイナス入力端子に接続された抵抗R34と、アノードが抵抗R34に接続されたダイオードD31と、ドレインがダイオードD31のカソードに接続し、ソースが接地され、ゲートがCMP3の出力端子に接続されたFET(T32)とを有している。

【0069】2-2、電流制限回路7の動作説明

モーター電流IDの制限は図3の電流検出回路2と電流制限回路7を組み合わせで行う。

【0070】始めに電流制限回路7の動作について説明する。電流検出回路2のコンパレータCMP2の出力がHレベルのときはNORゲートNOR1の出力がLレベルとなり、トランジスタT31はオフとなり、スイッチング素子(トランジスタ)T1がオンする。T1がFETの場合について説明すると、このときコンパレータCMP3のプラス入力端子電圧はT1のドレイン端子に接続しているので、ほぼ接地電位レベルが入力される。一方、CMP3のマイナス入力端子電圧は、R34、R35、R36、ダイオードD31とトランジスタT32で構成される基準電

圧回路8で決まり、 $R34 = 3.3\text{ K}\Omega$ 、 $R35 = 10\text{ K}\Omega$ 、 $R36 = 24\text{ K}\Omega$ に設定すると電源電圧VBが12.5Vのとき、T32がオフであれば8.82Vとなり、T32がオンであれば3.03Vになる。いずれにせよ3.03V以下には低下しないので、CMP3出力はLレベルとなる。従って、T32はオフになっている。挟まれが発生してコンパレータCMP2の出力がLレベルになるとNOR1の出力がHレベルになり、T31がオンし、T1がオフする。T1のドレイン電圧VDSは接地電位レベルから上昇を始める。T32がオフになっているので、CMP3のマイナス入力端子電圧は8.82Vであり、T1のドレイン電圧VDSが8.82V以上になるとCMP3の出力はHレベルに反転し、NOR1の出力がLレベルになり、T31がオフし、T1がオンする。このとき同時にT32もオンするので、CMP3のマイナス入力電圧は3.03Vに低下する。従ってT1は一旦オンするとドレイン電圧VDSが3.03V以下に低下するまでオン状態を維持する。T1のドレイン電圧VDSが3.03V以下になるとCMP3の出力は再度Lレベルになり、T1がオフし、同時にT32がオフして、CMP3のマイナス端子入力は8.82Vに上昇する。T1のドレイン電圧VDSが8.82Vを超えるまでT1はオフを続ける。これがOn/Off動作の1周期で、この状態はCMP2の出力がLレベルである限り継続する。

【0071】●On/Off動作におけるモーター電流IDの不変性について

次に上記On/Off動作を行うとき、On/Off動作の1周期ではモーター電流IDがほとんど変化しないことを説明する。図5にFET T1の負荷線を付加した静特性曲線を示*

$$C_m = \Delta Q / \Delta V_{GS} = C_{GD} * (1 + \Delta I_D * R_a / \Delta V_{GS} + E_c / \Delta V_{GS}) \quad \cdots \text{式6}$$

容量Cmが“Miller容量”で、容量CGDの両端の電圧変化がΔVGSよりはるかに大きいことから生じる見かけ上の容量である。ゲートドライバーがゲート抵抗RGを介してFETのゲート電荷を充放電するときドライバー側から見える容量はCGDではなくてCmとなる。モーターのインダクタンスLが大きいと容量CmはCGDに比べて大きな値になり、On/Off動作時、ゲートドライバーがT1のゲートを充放電してもゲート～ソース間電圧VGSはほとんど変化しなくなる。但しMiller効果が有効なのはメインFET (T1)のドレイン電位VDSが接地電位レベル (GND) と電源電圧 (VB) の間にあって自由に変わるときだけある。このときT1はピンチオフ領域にあるので、T1の伝達コンダクタンスをGmとすると $I_D = G_m * V_{GS}$ が成立する。この式からVGSがほぼ一定となればIDも変化せず、ほぼ一定になることが判る。

【0075】図3においてトランジスタT32がオンおよびオフしているときのコンパレータCMP3のマイナス入力端子電圧を図5においてそれぞれVLおよびVHとする。この回路例ではVL=3.03V、VH=8.82Vとなる。T1の動作点が図5のB点を通る水平線を右側に移動して電圧

*す。挟まれが発生する以前のモーターが正常に回転しているとき、T1はA点で動作している。モーター負荷電流IDが変化すると動作点はオーミック領域の例えばA点とB点の間で上下する。挟まれが発生するとモーター負荷電流IDは増加し、T1の動作点は上方に移動して、B点に達するとT1はオフする。B点とA点の電流差が挟み込み検出値である。T1がオフするとドレイン～ソース間電圧VDSは拡大するが、そのときのT1の動作点はB点を通る水平線を右側に向かって移動する。言い換えれば、ドレイン電流ID (=モーター負荷電流) はT1がオフしたときの値を維持したままT1のドレイン～ソース間電圧VDSは拡大する。これはT1のドレイン～ソース間電圧VDSが接地電位レベルと電源電圧の間を移動しているときはT1のゲート～ドレイン間容量がミラー (Miller) 効果により、見かけ上大きくなり、ゲート～ソース間電圧VGSがほとんど変化しなくなるからである。

【0072】●ミラー効果について

図6は、スイッチング素子T1の等価回路図である。ゲートドライバーによる充電で、ゲート～ソース間電圧VGSが微小電圧ΔVGS上昇したとする。これによりモーター電流IDがΔID増加し、モーターのインダクタンスLにより逆起電力Ec (=L*dID/dt)が発生する。ゲート～ドレイン間容量CGDに充電される電荷ΔQは、式5で表される。

$$\Delta Q = C_{GD} * (\Delta V_{GS} + \Delta I_D * R_a + E_c) \quad \cdots \text{式5}$$

ここでRaは電機子抵抗である。また、ゲート端子から見たCGDの容量Cmは式6で表される。

【0074】

VHよりドレイン電圧VDSが大きくなるとCMP3出力がHレベルになり、T1はオンする。実際の回路では回路の遅れによりVHを超えてしばらくしてから、オンする。図5ではVDSが10Vを超えたC点でオンし、VDSは接地電位レベルに向かって低下していく。VDSが電圧VLより小さくなるとCMP3の出力はLレベルになり、T1は再びオフする。このようにしてT1はCMP2の出力がLレベルである限り、On/Off動作を継続する。

【0076】●On/Off動作によるIDの減少について

次にOn/Off動作を継続している間にドレイン電流IDが徐々に減少することを説明する。On/Off動作を開始したとき、T1のドレイン電圧VDSは基準電圧VLおよびVHで規制されるので、T1の動作点は、図5のC点～D点間で振動する。このときのVDSの平均値はG点であり、ほぼC点～D点間の中央になる。G点はT1のDC的動作点である。これに対して線分CDはAC動作曲線となる。図5において直線aは、電源VBが12.5Vの場合のモーターが停止しているときのT1の負荷直線であり、その勾配は電機子抵抗Raで決まる。直線b～gは直線aに平行で、それらの横軸上への投影はドレイン電流ID (=モ

10

20

40

50

ーター電流)がモーターに流れたときの電圧降下量を表すことができる。

【0077】まず、挟まれが発生する直前について考察する。このときのT1の動作点はA点である。モーター逆起電力をEmotor-A、ドレイン～ソース間電圧をVDSonとすると、式7が成立する。

【0078】 $VB = VDSon + Ra * ID + Emotor-A$ …式7

次に、挟まれが発生し、On/Off動作を開始した直後について考察する。IDはOn/Off動作に同期して変動するAC成分IDAとそれ以外のDC的成分IDDからなる。すなわちIDは、 $ID = IDA + IDD$ の関係を有する。IDDが変化するとモーターインダクタンスLにより逆起電力Eonoffが発生する。その大きさは式8から求まる。

【0079】 $Eonoff = L * d(IDD) / dt$ …式8

On/Off動作時に置けるT1のドレイン～ソース間電圧VDSの平均値をVDSonoffとするとこれは図7おけるG点に相当する。On/Off動作1周期の間はモーターの回転数が変化しないと仮定する。一方IDも変化しないから式9が成立する。

【0080】

$VB = VDSonoff + Ra * ID + Emotor-A + Eonoff$ …式9

式7の両辺から式9の両辺を引くことにより、式10を得ることができる。

【0081】 $0 = VDSon - VDSonoff - Eonoff$

$Eonoff = VDSon - VDSonoff$ …式10

ここで、VDSonは連続On時のドレイン～ソース間電圧で約0.3Vである。VDSonoffはG点の電圧で、おおよそ6.5Vである。これによりEonoffは式10より-6.2Vのマイナスの値となる。そして、Eonoffがマイナスの値になるので、式8よりIDDが減少することがわかる。

【0082】●最小の反転荷重の実現(悪路等による誤作動防止)について

IDのDC的成分IDDがOn/Off動作を行いながら動作点Gから動作点Hに向かって減少すると、Iref-fがIDDに追従して減少し、IDDが図5のH点に達するとCMP2がLレベルからHレベルに反転し、FET T1の動作点はH点からF点に移動して、T1は連続Onの状態になる。連続On状態になるとIDは増加し、A点を経由してB点に至り、T1は再びOn/Off動作に入る。この間Iref-sは変化しないから、CMP2のプラス入力端子電圧は変化しないので、A点が固定され、それに伴いB～F点も変化しない。従ってOn/Off動作と連続Onの状態を繰り返す間は電流IDの電流値が一定範囲に制限される。

【0083】この一定範囲に制限された電流IDの平均値は、電流制限動作に入る直前のIDの電流値よりわずか*

$$Eon - Eonoff = VDSonoff - VDSon = 6.5V - 0.3V = 6.2V \quad \text{…式13}$$

Eonの符号はプラス、Eonoffの符号はマイナスであるから、式13の意味することは連続On時の逆起電力EonとOn/Off動作時の逆起電力Eonoffは符号が反対でその絶対値の和は一定となり、それぞれのVDSの差VDSonoff-VDS

*に大きい値に維持される。このことは2つの重要な意味を持つ。

【0084】1つ目は、モータートルクは電流に比例するから、モータートルクを一定範囲に制限できることである。これにより、挟み込み荷重を制限することができる。

【0085】2つ目は、悪路等を走行して挟み込みが発生しないにも関わらず反転するという誤作動を防止することである。悪路等を走行中にパワーウィンドを動作させたとき、車体の上下動により、ウィンドガラスの駆動力が変化し、瞬間的に駆動力が増加して、それに伴いモーター回転数が低下して、IDが増加し、T1がオフし、電流制限モードに入る可能性がある。しかし、電流制限モードに入ってもその直前のガラス駆動力を維持しているので、上下動による荷重増加が無くなったときモーター回転数を元に回復させ、誤反転を回避することができる。但し、ガラス駆動力はこの間変化しないということが前提となる。そして、この前提は大部分のケースで成立する。以上の特徴により、悪路等による瞬間的駆動力の増加では誤反転を起さないという条件下で最小の反転荷重を実現することができる。

【0086】●モーター回転数の低下に伴うOn/Off動作期間と連続On期間の変化について

次に式7と式9を一般化した場合を考える。挟まれが発生してしばらく経過すると、モーター回転数は低下する。モーター逆起電力はモーター回転数に比例するから、そのときのモーター逆起電力を図5に示すEmotor-Bとすると、 $Emotor-B < Emotor-A$ の関係となる。この低下した回転数すなわちEmotor-Bの大きさの逆起電力で、T1が連続Onの状態になるとIDの増加スピードは以前と違って速くなり、モーターのインダクタンスLにより、逆起電力Eonが発生する。 $Eon = L * dID / dt$ となる。Eonは式7にはなかったもので、これを用いて式7を書きなおすと式11のようになる。

【0087】

$VB = VDSon + Ra * ID + Emotor-B + Eon$ …式11

式11に対応するOn/Off動作の式は連続OnとOn/Off動作でモーター回転数が変わらないと仮定すると式9のEmotor-AをEmotor-Bに置き換えることにより、式12となる。

【0088】

$VB = VDSonoff + Ra * ID + Emotor-B + Eonoff$ …式12

式11と式12から式13が得られる。

【0089】

onに等しいということである。VDSの差はモーター回転数には関係なく一定である。モーター回転数が低下するに連れて、Emotor-Bが小さくなるので、Eonoffの絶対値は小さくなり、Eonの絶対値は大きくなる。すなわち、

モーター回転数が低下するとOn/Off動作時のIDの減少速度は低下し、連続On時のIDの増加速度は速くなることが判る。

【0090】更に、図5から判るように、On/Off動作に入った直後（G点）のEonoff（図5のEonoff-D）より、On/Off動作を抜け出すとき（H点）のEonoff（図5のEonoff-C）の方が小さくなる。これはOn/Off動作期間中に電流の減少率が段々小さくなることを表わしている。また図5でEon-Fより、Eon-Eの方が小さいことは連続On期間中に電流の増加率が段々小さくなることを表わしている。 10

【0091】●On/Off動作の周期について

T31がオンするとT1のゲート電荷はR32を通して放電され、T1のゲート～ソース間電圧VGSが低下し始める。ID=Gm*VGSであるから、IDが減少し始める。IDの減少によりモーターのインダクタンスLによる逆起電力Ecが発生し、かつ電機子抵抗Raによる電圧降下もわずかなではあるが縮小する。すなわち、モーターの電圧降下が降下分 $\Delta VM (=Ec + Ra * \Delta ID)$ だけ縮小する。ここで ΔID はIDの減少分を表わす。また、逆起電力Ecは $Ec = L * \Delta ID / \Delta t$ で求まる。なお、On/Off動作1周期の間にモーター回転数は変化しないと仮定している。 20

【0092】モーターの電圧降下の縮小分 ΔVM によりT1のドレイン電圧VDS（ソースが接地されているので、ドレイン～ソース間電圧に等しい）は上昇し始める。T1のゲート～ドレイン間電圧が ΔVM だけ拡大し、ゲート～ドレイン間容量CGDが ΔVM だけ充電される。この充電によりゲートに電荷が供給されるので、R32を通して電荷が放電されてもゲート電荷は減少しない。従って、ゲート～ソース間電圧VGSは実質的にほとんど減少しない。これがMiller効果である。 30

【0093】R32を通しての放電が続くとVDSは増加し、基準電圧VHを超えるとT31がオフし、T1のゲートには電源電圧VBから抵抗R31とR32を経由して電流が流れ、ゲートは充電され始める。ゲートの充電によりゲート～ソース間電圧VGSが増加し始めるとIDが増加し、ゲート電荷放電の場合と同じようにMiller効果により、ゲート電荷が吸収される。このためゲート～ソース間電圧VGSは実質的にほとんど変化しない。すなわち、R31とR32を経由して充電される電荷はMiller効果によりキャンセルされる。ゲートの充電が進むとVDSが低下し、基準電圧VLを下回るとCMP3出力がLになり、T1はオフ状態に入る。 40

【0094】Miller効果によりT1のゲートに電荷を供給するまたはキャンセルする電荷量は基準電圧VLとVHで決まり、一定量である。この電荷量をゲート回路が充電し、その後放電するに要する時間がOn/off動作の1周期になる。ゲートの充電時間は電源電圧とゲート抵抗R31+R32で決まり、放電時間はゲート抵抗R32で決まる。すなわちOn/Off動作の周期は基準電圧VLとVH、電源電圧V 50

B、およびゲート抵抗R31とR32により決まる。従って、On/Off動作の周期はゲート抵抗、より具体的には抵抗R32を変えることにより変更できる。

【0095】3、挟み込み判定回路6の説明

3-1、挟み込み判定回路6の回路構成

図3の挟み込み判定回路6は、入力端子が電流制限回路7のCMP3の出力端子に接続され、80 μ 秒間カウントしないとリセットする16パルスカウンタで構成できる。

【0096】3-2、挟み込み判定回路6の動作説明
挟み込み防止装置は、電流検出回路2で挟み込みを検出し、電流制限回路7で電流制限してモーター電流IDを一定範囲に保った後、挟み込み判定回路6で挟み込みか否かを判定する。その判定方法について説明する。挟み込みによりモーター回転数が低下してくるとT1のOn/Off動作期間が長くなり、T1の連続On期間が短くなる。この特性を利用して、挟み込みか否かを判定する。具体的な判定方法は下記の3通りがある。

【0097】（a）連続On期間とOn/Off動作期間の比を検出して一定値に達したら挟み込みと判定する。連続On期間、およびOn/Off期間はCMP2出力で判る。CMP2の出力がHレベルであれば連続Onで、LレベルであればOn/Off動作である。従ってCMP2の出力をアナログ信号として平均化すれば目的とする比を検出できる。

【0098】（b）連続On期間またはOn/Off動作期間を計時して、一定値に達したら挟み込みと判定する。CMP2の出力のH期間またはL期間を計時して判定する。

【0099】（c）On/Off動作期間内のOn/Off回数をカウントして、一定値に達したら挟み込みと判定する。図3に示すように、CMP3の出力レベルの立ち上がり回数をカウントし、図3の例では16パルスに達すると挟み込みと判定する。このとき連続Onの期間を含んでカウントしないように、パルスが一定期間途切れてたら、カウンタをリセットするようにしている。図3の例では80 μ s間、CMP3出力が変化しないとカウンタをリセットする。挟み込みと判定するときの回転数は、挟み込み発生以前の回転数より約60%低下した状態に設定している。この設定値は悪路等で発生する衝撃的負荷変動による回転数の落ち込みでは発生しないレベルの値である。

【0100】●挟み込み判定値の設定方法について
挟み込み判定値の設定方法についてまとめると次のようになる。

【0101】（i）悪路等で生じる衝撃的負荷変動によるモーター回転数の落ち込みでは発生しないレベルに判定値を設定する。

【0102】（ii）On/Off動作の継続期間はT1のオフ遅れ時間とCMP1に用いるオペアンプの応答性に依存するので、これらの特性の標準値を前提にして上記判定値に相当するOn/Off回数を決め、カウンタ値を設定する。

【0103】（iii）T1のオフ遅れ時間とオペアンプ

応答性がばらついて判定値を調整する必要があるときは T 1 のゲート直列抵抗を変更して On/Off 動作の周期を変化させることにより、これらのばらつきに対処する。T 1 のオフ遅れ時間とオペアンプの応答性がばらついて、これによりカウンタ値を固定することが可能になる。カウンタ値の固定は IC 化する場合に好都合である。

【0104】●On/Off 動作時におけるモーター回転数の変化について

モーター回転数の低下により On/Off 動作期間が長くなり、連続 On 期間が短くなると説明してきたが、これには仮定があった。すなわち、On/Off 動作 1 周期でモーター回転数がほとんど変化しないという仮定である。これは On/Off 動作時でもモーターは一定の力でガラスを押しつけているという方法で実現させている。On/Off 動作時のモーター端子間電圧は $V_B - V_{DSonoff}$ あるので、モーター出力を P_m とすると式 1 4 のようになる。

【0105】

$$\begin{aligned} P_m &= (V_B - V_{DSonoff}) * I_D - R_a * I_D^2 \\ &= (V_B - V_{DSonoff} - R_a * I_D) * I_D \\ &= (E_{motor} - E_{onoff}) * I_D \quad \cdots \text{式 1 4} \end{aligned}$$

式 1 4 より次のことが判る。

【0106】(i) On/Off 動作中、モーターは回転数に関わらずほぼ一定の出力を出している。

【0107】(ii) On/Off 動作では連続 On 時より $V_{DSonoff} * I_D$ だけ出力が低下する。

【0108】すなわち、On/Off 動作中もモーターは一定の出力を出し、ウインドガラスを駆動している。これはウインドガラスを押し続けていることを意味し、モーター回転数は常にウインドガラスの速度とリンクしている。ウインドガラスの動きはゆっくりしているので、On/Off 1 周期ではほとんど変化しない。従って On/Off 1 周期ではモーター回転数もほとんど変化しないことになり、仮定は成立する。

【0109】(第 2 の実施の形態) 図 7 は、本発明の第 2 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。本発明の第 2 の実施の形態に係るパワーウインド挟み込み防止装置は、図 3 の第 1 の実施の形態に係るパワーウインド挟み込み防止装置と比較して、電流追従回路 3 と 1 3 とが異なっている。電流追従回路 1 3 は、電流追従回路 3 から、第 2 の充放電回路 R 2 2、C 2 を除去し、C 1 と C 2 の非接地側を結合する抵抗 R 2 8 を除去し、この変更に伴い第 1 の充電回路の時定数を維持するため、抵抗 R 2 1 の抵抗値を変更したものである。

【0110】この変更は、図 3 の第 2 の充放電回路の時定数をゼロにして、リファレンス電流 I_{ref} の追従速度の速い成分 I_{ref-f} の追従速度を無限大にしたケースとなる。したがって、第 2 の実施の形態に係るパワーウインド挟み込み防止装置の動作は図 3 の回路と基本的に

は同じであるが、特に、この回路 1 3 の動作は次のようにも解釈できる。

【0111】第 2 の充放電回路が無くなって、第 2 のソースフォロア回路を流れる電流 I_{ref-f} は On/Off 動作時も含めて、常にモーター電流 I_D の n 分の 1 になり、抵抗 R 2 4 の両端に発生する電圧は、シャント抵抗 R 1 の両端に発生する電圧に比べると式 1 5 のようになる。

【0112】

$$\begin{aligned} I_{ref} * R_{24} / (I_D * R_1) &= R_{24} / (n * R_1) \\ &= 1.5K\Omega / (1618 * 0.034\Omega) = 27.3 \quad \cdots \text{式 1 5} \end{aligned}$$

すなわち、モーター電流 I_D に比例したシャント抵抗 R 1 の電圧降下が 27.3 倍増幅された電圧が抵抗 R 2 4 の両端に発生し、この電圧を R 2 1 と C 1 からなる積分回路で平均化した電圧が抵抗 R 2 3 の両端に発生する。発生させたそれぞれの電圧を CMP2 で比較するという動作になる。

【0113】(第 3 の実施の形態) 図 8 は、本発明の第 3 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。本発明の第 3 の実施の形態に係るパワーウインド挟み込み防止装置は、図 7 の第 2 の実施の形態に係るパワーウインド挟み込み防止装置と比較して、電流追従回路 1 3 と 1 4 とが異なっている。これらの回路の相違点は次の 2 点である。

【0114】(a) トランジスタ T 2 1 のドレインがリファレンス抵抗 R 2 0 ではなくて、電源 V_B に直接接続されている点。

【0115】(b) CMP 1 のプラス入力端子に接続される抵抗 R 2 6 と、ドレインが抵抗 R 2 6 に接続されソースが接地されゲートが CMP 2 の出力端子に接続されたトランジスタ T 2 3 とが追加されている点。

【0116】●動作説明

モーター電流 I_D はシャント抵抗 R 1 により電圧に変換される。CMP1 はそのプラス入力端子電圧とマイナス入力端子電圧が常に等しくなるように制御するから、リファレンス抵抗 R 2 0 を流れる電流 I_{ref} は I_D に比例し、 $I_{ref} * n = I_D$ となる。従って、モーター電流 I_D が ΔI_D だけ変化したときの I_{ref} の変化量を ΔI_{ref} とすると、 $\Delta I_{ref} * n = \Delta I_D$ となる。

【0117】挟まれが発生していないとき、トランジスタ T 2 3 はオンしているので、R 2 6 と T 2 3 を経由して I_{ref} の電流成分 I_{ref-2} が流れる。すなわち、 $I_{ref} = I_{ref-f} + I_{ref-2}$ となる。 I_{ref-2} は変化できないので、 I_{ref} の変化 ΔI_{ref} はすべて I_{ref-f} に反映され、 I_{ref-f} が流れる抵抗 R 2 4 には式 1 5 で表される電圧変化 ΔV_{R24} が発生する。

【0118】

$$\begin{aligned} \Delta V_{R24} &= \Delta I_{ref} * R_{24} = (\Delta I_D / n) * R_{24} \quad \cdots \text{式 1 5} \\ \text{シャント抵抗 } R_1 \text{ に発生する電圧変化 } \Delta V_{R1} &= (\Delta I_D * R_1) \text{ との比をとると、式 1 6 に示すように、シャント抵抗 } R_1 \text{ 両端の電圧変化が 27.3 倍に増幅されて、抵抗 } R_2 \end{aligned}$$

4の両端に発生することがわかる。

$$\Delta VR24 / \Delta VR1 = (R24 / R1) / n = (1.5K\Omega / 34m\Omega) / 1618 = 27.3 \quad \cdots \text{式 1 6}$$

一方、CMP1の出力電圧とR 2 4の非接地側電位の間にはダイオードD 2 1の順方向電圧降下および、T 2 2のゲート～ソース間電圧を足し合わせた電圧差があるが、この電圧差は一定値と見なせるから、CMP1の出力変化はR 2 4の非接地側電位の変化と等しい。従って、コンデンサC 1の非接地側電位の変化分はR 2 4の非接地側電位の変化分 $\Delta VR24$ を時定数 $R 2 1 * C 1$ で平均化したものとなる。コンデンサC 1の非接地側電位は直流電圧の差を除けばトランジスタT 2 1のソース、すなわちCMP2のプラス入力端子に反映される。一方、R 2 4の非接地側※

$$\Delta VR24 / \Delta ID = 27.3 * R1 * \Delta ID / \Delta ID = 27.3 * 34m\Omega = 928mV / A \quad \cdots \text{式 1 7}$$

一方、CMP2のプラス入力端子には $\Delta VR24$ の平均値が加えられ、プラス入力端子とマイナス入力端子間には0. 7 Vの直流電圧差が加えられている。

【0 1 2 2】モーター電流IDには脈動電流成分が含まれている。脈動電流の全振幅を0. 5 Aとすると $\Delta VR24$ には $928mV * 0.5A = 464mV$ の電圧変動分が含まれる。すなわち、片振幅 $\pm 232mV$ の変動があるので、 $0.7V - 0.232V = 0.468V$ の電圧増加が発生するとCMP2出力はHレベルからLレベルに反転する。すなわち0.468Vが挟み込み検出値となる。0.468VをIDに変換すると0.5A (=0.468V / R 2 4 * n) となる。IDが0.5A増加するとCMP2出力は反転する。

【0 1 2 3】CMP2出力がLレベルになるとトランジスタT 2 3がオフし、R 2 6およびT 2 3を流れていた電流Iref-2が消滅する。このときIDは変化しないので、リファレンス電流Irefは変化しない。そのため、Iref-fが消滅したIref-2分だけ増加する。これにより、R 2 4の電圧降下が増加し、CMP2のマイナス入力端子電圧が上昇する。その上昇量は $Iref-2 * R24$ となる。CMP2出力がLレベルになるとOn/Off、動作が始まり、IDは減少する。IDの減少によるIrefの減少量がIref-2を超えるとCMP2は再びHレベルに反転し、IDは連続オンの状態になり増加を始める。CMP2出力がHレベルになるとT 2 3がオンしIref-2が流れ、その分だけIref-fが減少し、CMP2マイナス端子電圧が $Iref-2 * R24$ だけ低下する。IDの増加によるIrefの増加量がIref-2を超えるとCMP2はLレベルに反転する。CMP2出力がLレベルになったときFET T 1にオフ遅れがあるので、この遅れの間にIDは増加する。従って、CMP2出力がL期間中にIDはIref-2だけではなく、遅れによるID増加分も含めて減少しなければならない。

【0 1 2 4】On/Off動作と連続Onを繰り返す電流制限期間中のモーター電流IDの最大値は挟み込み前のID平均値に挟み込み検出値0. 5 A (0.468V) 加えたものとなり、最小電流値はIref-2の大きさに決まる。従って、電流制限動作時のID平均値はIref-2の値を調整することにより、任意に設定できる。

【0 1 2 5】以上が図8の回路の動作であるが、図3の

* * 【0 1 1 9】

※電位はCMP2のマイナス入力端子に入力される。但し、プラス入力端子とマイナス入力端子間にはダイオードD 2 1の順方向電圧降下分0. 7 Vの直流電位差が加えられている。

【0 1 2 0】以上を整理するとIDの変化分 ΔID はシャント抵抗R 1により、電圧変換され $\Delta VR1$ となる。 $\Delta VR1$ は27.3倍増幅されて $\Delta VR24$ となり、CMP2マイナス入力端子に加えられる。そのときの電流→電圧変換率 ($\Delta VR24 / \Delta ID$) は式1 7で表される。

【0 1 2 1】

回路との違いを下記にまとめる。

【0 1 2 6】(i) 図3のIref-fはIDの変化そのものではない。 $\Delta Iref-f * n \neq \Delta ID$ である。抵抗R 2 2の両端に発生する電位差はIDとIref間にずれのあることを表わしている。従って $\Delta Iref-f$ によって抵抗R 2 4に発生する電圧降下 $\Delta VR24$ は ΔID を正確に現していない。 ΔID より大きいときもあり、小さいときもあることになる。すなわち、 $\Delta VR24$ の振幅は ΔID に対応した分より大きくなる。このため、挟み込み判定値は実質的に小さくなり、On/Off動作を開始し易くなる。これは悪路等による衝撃的負荷変動により誤作動する機会が増えることを意味する。

【0 1 2 7】一方、図8では $\Delta VR24$ は正確に ΔID を表わしており、 ΔID からのずれによる影響は発生しない。

【0 1 2 8】(ii) 図3の回路ではOn/Off動作時、CMP1出力の変動は大きくなりHレベルおよびLレベルで飽和する。CMP2マイナス入力端子電圧は ΔID からのずれが大きくなり、IDの変化と異なってくる。CMP 2 プラス入力端子電圧は変化せず、マイナス入力端子電圧はプラス入力端子電圧と比較して制御しても ΔID はCMP2マイナス入力端子電圧の変化と一致しないため、モーター回転数が低下してくるとIDは増加する。

【0 1 2 9】これに対して、図8ではモーター電流の変化がCMP2マイナス端子電圧に反映されているので、電流制御時のピーク値は一定に保たれる。

【0 1 3 0】(iii) 図3ではOn/Off動作の継続期間はT 1のオフ遅れ、CMP1の応答遅れ、およびモーター回転数で決まる。このうちCMP1の応答遅れ時間の影響が大きい。図8のようにIref-2を用いる制御も可能だが、Iref-2=0Aでも十分なOn/Off動作期間があり、Iref-2を用いるとOn/Off動作期間が長くなり過ぎて、制御上では好ましくない。すなわち、On/Off動作時間を外部から制御することは出来ない。(但し、Iref-fの追従速度を無限大にした図7の方式ではIref-2を用いる制御が可能である。)

一方、図8では、T 1の遅れとモーターの回転数がOn/Off動作期間を決める要因となるのは図3と同じである

が、CMP1の応答遅れは影響しない。更にIref-2を用いることにより、On/Off動作期間を実質的に任意の値に制御できる。Iref-2を大きくするとOn/Off動作期間が長くなり、従ってIDの最小値を下げられる。電流制限時のIDの最大値は一定に維持され、最小値は制御できるので、電流制限時のIDの平均電流値を希望する値に設定可能である。

【0131】 (iv) 図3および図7ではC1に連動してIrefの一部であるIref-sが流れている。挟み込みが発生して、IDが増加したとき、C1の電位はほとんど増加しないが、それでもゼロではない。C1電位の増加量に対応してIref-sが増加し、その分だけ、Iref-fの増加量が減る。すなわち、検出感度がその分だけ鈍くなる。一方、図8では挟み込みが発生したときのC1電位の増加は同じであるが、C1の増加はIrefには関係しないから、C1の増加によりIref-fの増加が抑制されることはない。従って、C1電位の増加による検出感度の低下は無くなり、より正確な制御を実現できる。

【0132】以上の事実から判るように、図3の方式より、図8の回路のほうが挟み込み防止の制御としては優れている。

【0133】(第4の実施の形態) 図9は、本発明の第4の実施の形態に係るパワーウインド挟み込み防止装置の特徴部の回路図である。本発明の第4の実施の形態に係るパワーウインド挟み込み防止装置は、図3の第1の実施の形態に係るパワーウインド挟み込み防止装置と比較して、電流検出回路2が異なっている。電流制限回路7、正転・反転回路5と挟み込み判定回路6は簡略化、あるいは省略されているが同一である。電流検出回路2の相違点は次の2点である。

【0134】(a) 電流追従回路3と16で異なっている点。電流追従回路16は、電流追従回路3に対して、CMP1のプラス入力端子に接続される抵抗R29と、ドレインが抵抗R29に接続されソースが接地されゲートが起動タイマー15の出力端子に接続されたトランジスタT24と、アノードがコンデンサC1に接続されカソードがコンデンサC2に接続されたダイオードD22とが追加されている。

【0135】(b) 入力端子がウインドアップ(Up)の入力端子に接続された起動タイマー15と、起動タイ

$$ID \text{ 突入電流最大値} < n * (I_{ref-s} + I_{ref-f} + I_{ref-l}) \quad \cdots \text{式18}$$

これにより、起動タイマー期間中はCMP1出力がLレベルになるので、電源電圧VB→トランジスタT41→抵抗R42→ダイオードD41→ダイオードD22→抵抗R22※

$$C1 \text{ 電位} = (VB - 2 * 0.7V - \text{CMP1 出力}) * R22 / (R42 + R22) + 0.7V + \text{CMP1 出力} \quad \cdots \text{式19}$$

19

$$C2 \text{ 電位} = (VB - 2 * 0.7V - \text{CMP1 出力}) * R22 / (R42 + R22) + \text{CMP1 出力} \quad \cdots \text{式20}$$

ダイオードの順方向の電圧降下を0.7Vとしている。この回路例では電源電圧VB=12.5V、CMP出力Lレベル=2V、R42=3KΩ、R22=5.1KΩとしているので、C1の電位=8.3

*マー15の出力端子と電流追従回路16に接続されたスタート回路4とが追加されている点。

【0136】スタート回路4は、ゲートが起動タイマー15に接続しソースが接地されたnMOSFET(T42)と、T42のドレインに接続された抵抗R43と、ゲートが抵抗R43に接続しドレインが電源VBのプラス端子に接続されたpMOSFET(T41)と、T41のゲートとドレイン間に接続される抵抗R41と、T41のソースに接続される抵抗R42と、アノードが抵抗R42に接続されカソードがT21のゲートに接続されるダイオードD41とを有している。

【0137】●動作説明

ウインドアップ(Up)またはウインドダウン(Down)信号でモーターを起動したとき、モーター起動電流IDの立ち上がり(突入電流)でOn/Off動作を行わないように突入電流マスク期間を設けている。安全装置としての観点から、モーター起動直後から挟み込み防止機能を働かせるのが好ましい。パルスセンサーを用いる方式ではパルスの分解能が悪いこととパルスが安定するまでの時間が必要のため、モーター起動直後から挟み込み防止機能を働かせることは難しい。本発明の電流検出方式では応答性が速いので、立ち上がり直後からの挟み込み防止機能の稼働が可能となり、安全装置としてパルスセンサー方式より優れた機能を実現できる。図9に起動直後の挟み込み防止(Jamming protection)を実現するための回路を示す。

【0138】●起動マスク時間中にモーターが回転する場合

アップまたはダウン信号が入ると起動タイマーが動作し、電流検出回路の中のトランジスタT24がオンし、リファレンス電流Iref-1が起動タイマー動作期間だけ流れる。Iref-1の大きさは電源電圧と抵抗R29により決まる。また、一方ではスタート回路のトランジスタT42がオンし、T41がオンする。これによりコンデンサC1およびC2はR42とR22で決まる電圧近くまで充電される。このときの全リファレンス電流をn倍した値がモーター突入電流より大きくなるようにIref-1を設定する。すなわち、式18の関係式が成立するようにIref-1を設定する。

【0139】

※2→CMP1出力の経路で電流が流れ、コンデンサーC1およびC2の電位は式19と式20のようになる。

【0140】

V、C2の電位=7.7Vとなる。起動タイマーが終了するとT43、T41はオフする。このときモーター電流が低下してCMP1出力がLレベルのままであれば、C1およびC

2の電荷はダイオードD22→抵抗R22→CMP1出力の経路で放電し、直ちに追従動作に入る。従って、この状態で挟み込みが発生すると直ちに挟み込みを検出してモーターを止めることが出来る。

【0141】●起動(ウインドアップ信号を入れた)後、モーターが回転しない場合

この場合は起動タイマーが終了した時点で、モーターロック電流が流れているので、CMP1出力がHレベルになり、C2電位は抵抗R22=5.1Kを通してCMP1のHレベル出力まで直ちに充電される。一方C1は長い時定数で充電されるためほとんど電位は上昇しない。そのため、CMP2のプラス入力端子電圧よりマイナス入力端子電圧が高くなり、CMP2出力はLレベルになる。T1がOn/Off動作を行っても連続Onにはならないので、ただちに挟み込み判定がなされて反転動作が行われる。

【0142】起動後モーターが回転しても、起動タイマーが終了した時点でCMP1出力がHレベルになっている場合は、即On/Off動作を始める。On/Off動作と連続Onを継続している間にモーター電流IDが低下してくれば、正常動作に入って、モーターは回転を続けるし、挟み込みでモーター電流が上昇すれば、挟み込み判定をして、モーターを反転動作させる。挟み込みが発生していないにもかかわらず、反転することがないように抵抗値にR41、R22を設定することが必要である。

【0143】(第4の実施の形態の変形例1)図10は、本発明の第4の実施の形態の変形例1に係るパワーウインド挟み込み防止装置の特徴部の回路図である。本発明の第4の実施の形態の変形例1に係るパワーウインド挟み込み防止装置と比較して、電流検出回路2が異なっている。電流制限回路7、正転・反転回路5と挟み込み判定回路6は簡略化、あるいは省略されているが同一である。電流検出回路2の相違点は次の2点である。

【0144】(a)電流追従回路13と17で異なっている点。電流追従回路17は、電流追従回路13に対して、CMP1のプラス入力端子に接続される抵抗R29と、ドレインが抵抗R29に接続されソースが接地されゲートが起動タイマー15の出力端子に接続されたトランジスタT24と、アノードがコンデンサC1に接続されたダイオードD22と、ダイオードD22のカソードとCMP1の出力端子の間に接続された抵抗R28とが追加されている。

【0145】(b)入力端子がウインドアップ(U_p)の入力端子に接続された起動タイマー15と、起動タイマー15の出力端子と電流追従回路17に接続されたスタート回路4とが追加されている点。

【0146】このことにより、図9が図3に対して、起動直後の挟み込み防止機能を実現したのと同じように、図10は図7に対して、同様の機能を実現することがで

きる。

【0147】(第4の実施の形態の変形例2)図11は、本発明の第4の実施の形態の変形例2に係るパワーウインド挟み込み防止装置の特徴部の回路図である。本発明の第4の実施の形態の変形例2に係るパワーウインド挟み込み防止装置は、図8の第3の実施の形態に係るパワーウインド挟み込み防止装置と比較して、電流検出回路2が異なっている。電流制限回路7、正転・反転回路5と挟み込み判定回路6は簡略化、あるいは省略されているが同一である。電流検出回路2の相違点は次の2点である。

【0148】(a)電流追従回路14と18で異なっている点。電流追従回路18は、電流追従回路14に対して、CMP1のプラス入力端子に接続される抵抗R29と、ドレインが抵抗R29に接続されソースが接地されゲートが起動タイマー15の出力端子に接続されたトランジスタT24と、アノードがコンデンサC1に接続されたダイオードD22と、ダイオードD22のカソードとCMP1の出力端子の間に接続された抵抗R28とが追加されている。

【0149】(b)入力端子がウインドアップ(U_p)の入力端子に接続された起動タイマー15と、起動タイマー15の出力端子と電流追従回路18に接続されたスタート回路4とが追加されている点。

【0150】このことにより、図9が図3に対して、起動直後の挟み込み防止機能を実現したのと同じように、図11は図8に対して、同様の機能を実現することが出来る。

【0151】(第5の実施の形態)図12は、本発明の第5の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。本発明の第5の実施の形態に係るパワーウインド挟み込み防止装置は、図3の第1の実施の形態に係るパワーウインド挟み込み防止装置と比較して、電流検出回路2が異なっている。電流検出回路2の相違点は次の点である。

【0152】抵抗R1が除かれ、代わりにFET(T4)のドレイン、ソース端子が接続されている。同様に、抵抗R20が除かれ、代わりにFET(T5)のドレイン、ソースが接続されている。出力端子がT4とT5のゲートに接続されるドライバー19が設けられている。T4およびT5はNMOSFETからなる。

【0153】機能は図3のマルチ抵抗の回路と同じである。

【0154】(第6の実施の形態)図13は、本発明の第6の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。本発明の第6の実施の形態に係るパワーウインド挟み込み防止装置は、図12の第5の実施の形態に係るパワーウインド挟み込み防止装置と比較して、正転・反転回路5と22が異なっている。ウインドアップの動作は図12と同じ。ウインドダウンの動作は

トランジスタT6とT7を用いて動作をさせる。機能は図12のマルチ抵抗の回路と同じである。

【0155】

【実施例1】実施例1では、第4の実施の形態に係る図3と図9に示すパワーウィンド挟み込み防止装置の電流検出回路2の電流追従回路16の追従動作について測定したので説明する。なお、電源電圧VBは12.5Vとしている。

【0156】図14(a)は、第4の実施の形態に係るパワーウィンド挟み込み防止装置において、パワーウィンド上昇の起動をさせた場合の信号波形図である。横軸は時間で1目盛りが50m秒である。縦軸は、モーター電流IDと、CMP1の出力端子の電圧と、コンデンサC1とC2の電圧を示している。縦軸の単位は、グラフ中のモーター電流ID等の右側に示している。モーター電流IDの縦軸は、(2A/div, 6A)と表記され、1目盛りが2Aで、全8目盛り中の4目盛り目の電圧が6Aである。同様にCMP1の出力端子の電圧は、(2V/div, 6V)と表記され、1目盛りが2Vで、全8目盛り中の4目盛り目の荷重が6Vである。以下のグラフでも縦軸は同様な表記法で表している。

【0157】図14(b)は、図14(a)の時間軸の2目盛り目付近を5倍に拡大した図である。図15

(a)(b)も、図14(a)の時間軸の2目盛り目付近を10倍と50倍に拡大した図である。図16(a)

(b)は、図14(a)の時間軸の3目盛り目付近を10倍と50倍に拡大した図である。図17(a)(b)は、図14(a)の時間軸の10目盛り目を越えた11目盛り相当の付近を10倍と50倍に拡大した図である。

【0158】これらより、起動時、40m秒のスタートマスク期間があり、その後、C1とC2はIDに即追従していることがわかる。IDが減少しているときはC1>C2となる。C1-C2の電位差は抵抗R28の両端に発生する。R28によりC1とC2の乖離が防がれている。

【0159】特に、図16(a)(b)に見られるように、IDの変動とC2の変動とがよく一致していることがわかる。一方、C1は、IDのグラフ全体として観測できる右下がりの傾向に追従し平滑に推移していることがわかる。

【0160】

【実施例2】実施例2では、第4の実施の形態に係る図3と図9に示すパワーウィンド挟み込み防止装置の電流検出回路2の電流追従回路16の追従動作について測定したので説明する。なお、ダイオードD21は省く変更をしている。電源電圧VBは12.5Vとしている。

【0161】図18(a)(b)は、第4の実施の形態に係るパワーウィンド挟み込み防止装置においてダイオードD22は省く変更を加え、パワーウィンド上昇の起

動をさせた場合の信号波形図である。横軸は時間で1目盛りが200m秒である。縦軸は、モーター電流IDと、CMP1の出力端子(Out)の電圧と、コンデンサC1とC2の電圧を示している。

【0162】これらのことより、C1はすぐに追従できていないことがわかる。しかし、C1+C2でIfefを形成し、スタートマスク時間(40m秒)終了直後からIDに追従している。CMP1の出力の振幅はHレベル又はLレベルまで至っていない。しかし、CMP1の出力が振れている分だけC2はIDの変化に追従しきれていないことを意味する。CMP1の出力の振幅の大きさがC2とIDのずれの大きさになる。

【0163】

【実施例3】実施例3では、第4の実施の形態に係る図3と図9に示すパワーウィンド挟み込み防止装置の電流検出回路2の電流追従回路16の追従動作について測定したので説明する。すなわち、測定条件は、実施例1と同じである。

【0164】図19(a)は、第4の実施の形態に係るパワーウィンド挟み込み防止装置において、挟み込みが発生した場合の信号波形図である。図19(b)は、図19(a)の波形図からCMP1出力(CMP1OUT)を削除した波形図である。横軸は時間で1目盛りが200m秒である。縦軸は、モーター電流IDと、CMP1の出力端子(Out)の電圧と、コンデンサC1とC2の電圧を示している。

【0165】これらのことより、スタートマスク時間(40m秒)終了直後からC1及びC2は直ちに追従動作に入っている。また、C2の波形はIDの波形と一致しているように見える。

【0166】挟み込みが判定され時間軸の9目盛り目でID等が遮断されている。この際の挟まれが発生してからID等が遮断されるまでにおいて、C1の電位はほとんど変化していない。良好な基準電位が形成されていると考えられる。

【0167】

【実施例4】実施例4では、第4の実施の形態に係る図3と図9に示すパワーウィンド挟み込み防止装置の電流制限回路7の半導体スイッチング素子T1のOnoff動作と連続On動作について測定したので説明する。なお、電源電圧VBは12.5Vとしている。

【0168】図20(a)(b)は、図19(a)の時間軸の図20と表記の付近を200倍に拡大した図である。図21は、図19(a)の時間軸の図21と表記の付近を200倍に拡大した図である。図22は、図19(a)の時間軸の図22と表記の付近を200倍に拡大した図である。図23は、図19(a)の時間軸の図23と表記の付近を200倍に拡大した図である。図24(a)(b)は、図19(a)の時間軸の図24と表記の付近を200倍に拡大した図である。図25乃至図2

9 (a) (b) は、図19 (a) の時間軸の図20~29と表記の付近を拡大した図である。すなわち、T1が挟み込み判定によりOffする時刻より、図20は200m秒前の波形であり、図21は100m秒前の波形であり、図22は80m秒前の波形であり、図23は40m秒前の波形であり、図24は20m秒前の波形であり、図25、26はOffされる際の波形であり、図27は500μ秒前の波形であり、図28は400μ秒前の波形であり、図29は250μ秒前の波形である。

【0169】図20においては、挟まれはまだ発生していない。図20 (b) のIDの波形に対してCMP2マイナス入力の波形はよく一致していることがわかる。また、CMP2プラス入力は平滑で一定値を取っている。このことより追随動作が行われていることがわかる。CMP2マイナス入力がCMP2プラス入力より低くなるように設定されている。

【0170】図21においては、挟まれは発生している。変動しないCMP2プラス入力の電位に対して、CMP2マイナス入力の電位が上昇し接近している。

【0171】図22においても、挟まれは発生している。変動しないCMP2プラス入力の電位に対して、CMP2マイナス入力の電位が上昇し、CMP2プラス入力の電位より大きくなる場合が発生している。この大きさの逆転は狭い間隔で2回連続して発生している。この大きさの逆転によりT1のOn/Off動作が発生し、CMP1出力が大きく振れている。

【0172】図23においても、挟まれは発生している。変動しないCMP2プラス入力の電位に対して、CMP2マイナス入力の電位がさらに上昇し、CMP2プラス入力の電位より大きくなる場合が頻繁でかつ一定の周期で発生している。この大きさの逆転によりT1のOn/Off動作が発生し、CMP1出力も同じ周期で大きく振れている。一方で、IDの波形に対するCMP2マイナス入力の追従性は、図4で説明したような位相のずれが観察される。

【0173】図24においても、挟まれは発生している。図24 (b) は図24 (a) の時間軸を10倍に拡大した図である。変動しないCMP2プラス入力の電位に対して、CMP2マイナス入力の電位がさらに上昇し、図4で説明した傾向が観察できる。IDの波形の細かい鋸歯状の波形領域がOn/Off動作の期間であり、その領域に挟まれた上昇波形の領域が連続On動作の期間である。その鋸歯の数が挟み込み判定回路6で鋸歯状の波形領域毎にカウントされる。カウント数は13個、10個と7個であり、いずれも判定基準の16を下回っており、挟み込みの判定が為されることはない。

【0174】図25と図26においても、挟まれは発生しており、ついに、挟み込みの判定が為される。図26 (a) (b) は図25の時間軸を10倍に拡大した図である。変動しないCMP2プラス入力の電位に対して、

CMP2マイナス入力の電位がさらに上昇し、図4で説明した傾向が観察できる。IDはOn/Off動作初期に比べて、CMP2プラス入力に変化していないのに増加している。鋸歯の数が挟み込み判定回路6で鋸歯状の波形領域毎にカウントされる。カウント数は16個と16個であり、いずれも判定基準の16に達しており、最初の16カウントにより挟み込みの判定が為される。

【0175】また、図27により、図4で説明した傾向を詳細に説明する。CMP1Outは、HレベルからLレベルまで振れて、かつ、飽和している。そのため、IDの変化にはC2は追従していない。

【0176】CMP2マイナス入力がCMP2プラス入力を超えても、即T1はOFFしない。T1のOff遅れがある。T1のゲート~ソース間電圧が連続Onの間に電源電圧VBまで持ち上げられて飽和するからである。電源電圧VBから、T1のスレッシュホールド電圧までゲート~ソース間電圧が低下するまでの時間が遅れとなる。一方、T1のOn遅れはない。On/Off動作のゲート~ソース間電圧は連続Onに必要なゲート~ソース間電圧とほとんど差がないからである。

【0177】CMP2マイナス入力>CMP2プラス入力の期間はT1のOff遅れ、CMP1の応答性、及び、IDの減少速度により決まる。

【0178】CMP2マイナス入力<CMP2プラス入力の期間はCMP1の応答性、及び、IDの増加速度により決まる。

【0179】また、図28と図29により、図5で説明した傾向を説明する。図5の基準電圧VL (=3.03V) とVH (=8.82V) が、図29の基準電圧 (CMP3のマイナス入力端子電圧) として観察される。そして、図29 (b) の基準電圧の波形とT1のドレイン電位 (FET Drain) の波形の交点がCMP3の出力の反転のタイミングを決定している。すなわち、FET Drainの波形はオーバーシュートしている。

【0180】

【実施例5】実施例5では、第4の実施の形態の変形例2に係る図8と図11に示すパワーウィンド挟み込み防止装置の電流検出回路2の電流追随回路18の追随動作について測定したので説明する。なお、電源電圧VBは12.5Vとしている。

【0181】図30 (a) は、第4の実施の形態の変形例2に係るパワーウィンド挟み込み防止装置において、追随動作をさせた場合の信号波形図である。図30

(b) は、比較のために、第4の実施の形態に係るパワーウィンド挟み込み防止装置において、追随動作をさせた場合の信号波形図である。横軸は時間で1目盛りが1m秒である。この比較は、同じウィンドにおいて、同じガラス位置で、同じタイミングでデータを取得することにより行った。CMP2マイナス入力について比較すると、図30 (a) は、図30 (b) より、変動が小さく

CMP 2 プラス入力から離れていることがわかる。また、ID の波形ともよりよく一致している。CMP 2 プラス入力から離れていることにより、瞬間的な駆動力変動による誤動作により強いと考えられる。

【0182】

【実施例 6】実施例 6 でも、第 4 の実施の形態の変形例 2 に係る図 8 と図 11 に示すパワーウインド挟み込み防止装置の電流制限回路 7 の半導体スイッチング素子 T1 の On o f f 動作と連続 On 動作について測定したので説明する。なお、電源電圧 VB は 12.5 V としている。

【0183】図 31 の右端で挟み込みと判定されている。図 32 (a) (b) は、図 31 の時間軸の図 32 と表記の付近を 20 倍に拡大した図である。図 33 (a)

(b) は、図 31 の時間軸の図 33 と表記の付近を 200 倍に拡大した図である。図 34 (a) (b) は、図 31 の時間軸の図 34 と表記の付近を 20 倍に拡大した図である。On o f f 動作の期間は T1 の o f f 遅れ時間と抵抗 R27 により決まる。変動しない CMP 2 プラス入力の電位に対して、CMP 2 マイナス入力の電位が徐々に上昇し、FET Drain 電圧が振動を始める様子が観察できる。図 4 で説明した傾向とは異なり、ID の増減のタイミングと CMP 2 マイナス入力の増減のタイミングが一致している。ID は On o f f 動作初期に比べて、CMP 2 プラス入力が増加している。鋸歯の数が挟み込み判定回路 6 で鋸歯状の波形領域毎にカウントされる。カウント数は図 33 で 18 個と 18 個であり、いずれも判定基準の 16 に達しており、すでに最初の 16 カウントにより挟み込みの判定が為されている。

【0184】

【実施例 7】実施例 7 では、第 4 の実施の形態の変形例 2 に係る図 8 と図 11 に示すパワーウインド挟み込み防止装置の挟み込み防止動作について測定したので説明する。なお、電源電圧 VB は 14.5 V としている。図 35 は、パワーウインド挟み込み防止装置において、パワーウインド上昇直後に挟まれが発生した場合の信号波形図である。図 35 の横軸は時間で 1 目盛りが 100 m 秒である。縦軸は、モーター電流 ID と、挟まれた異物に掛かる荷重等を示している。これより、挟まれた異物に掛かる荷重は、最大でも 10 Kg f 程度に抑えられていることがわかる。

【0185】

【発明の効果】以上説明したように、本発明によれば、異物の挟まれを誤認無く迅速に判定し、モーター電流を制限するパワーウインド挟み込み防止装置を提供できる。

【0186】また、本発明によれば、異物の挟まれからモーター電流に生じる異常電流を誤認無く迅速に検出する電流追従回路を提供できる。

【図面の簡単な説明】

【図 1】本発明の実施の形態に係るパワーウインド挟み込み防止装置のブロック図である。

【図 2】本発明の実施の形態に係るパワーウインド挟み込み防止装置の変形例を説明するためのブロック図である。

【図 3】本発明の第 1 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 4】本発明の第 1 の実施の形態に係るパワーウインド挟み込み防止装置の電流検出回路 2 の On o f f 動作を説明するための図である。

【図 5】本発明の第 1 の実施の形態に係るパワーウインド挟み込み防止装置の電流制限回路 7 の半導体スイッチング素子 T1 の動作を説明するための負荷線を付加した静特性曲線図である。

【図 6】本発明の第 1 の実施の形態に係るパワーウインド挟み込み防止装置の電流制限回路 7 の半導体スイッチング素子 T1 の動作を説明するための等価回路図である。

【図 7】本発明の第 2 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 8】本発明の第 3 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 9】本発明の第 4 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 10】本発明の第 4 の実施の形態の変形例 1 に係るパワーウインド挟み込み防止装置の回路図である。

【図 11】本発明の第 4 の実施の形態の変形例 2 に係るパワーウインド挟み込み防止装置の回路図である。

【図 12】本発明の第 5 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 13】本発明の第 6 の実施の形態に係るパワーウインド挟み込み防止装置の回路図である。

【図 14】本発明の実施例 1 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波形図（その 1）である。

【図 15】本発明の実施例 1 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波形図（その 2）である。

【図 16】本発明の実施例 1 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波形図（その 3）である。

【図 17】本発明の実施例 1 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波形図（その 4）である。

【図 18】本発明の実施例 2 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波形図である。

【図 19】本発明の実施例 3 に係るパワーウインド挟み込み防止装置の電流検出回路 2 の追従動作を示す信号波

形図である。

【図20】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その1)である。

【図21】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その2)である。

【図22】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その3)である。

【図23】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その4)である。

【図24】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その5)である。

【図25】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その6)である。

【図26】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その7)である。

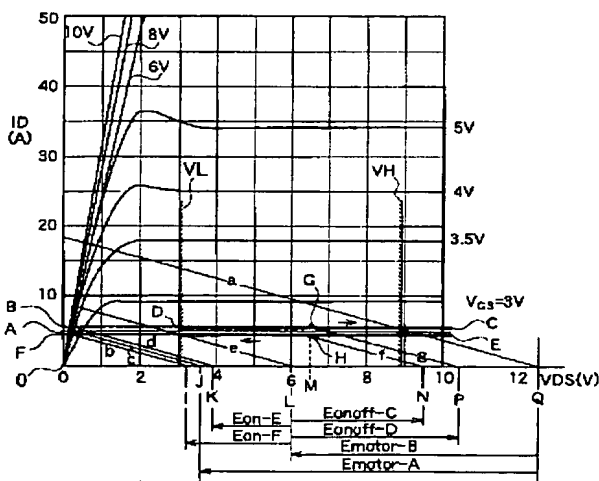
【図27】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その8)である。

【図28】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その9)である。

【図29】本発明の実施例4に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その10)である。

【図30】本発明の実施例5に係るパワーウィンド挟み込み防止装置の電流検出回路2の追随動作を示す信号波

【図5】



形図である。

【図31】本発明の実施例6に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その1)である。

【図32】本発明の実施例6に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その2)である。

【図33】本発明の実施例6に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その3)である。

【図34】本発明の実施例6に係るパワーウィンド挟み込み防止装置の電流制限回路7のOnoff動作を示す信号波形図(その4)である。

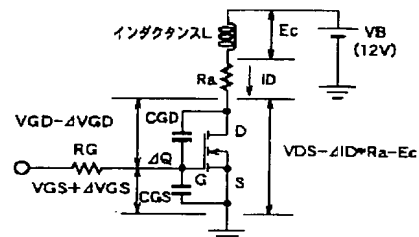
【図35】本発明の実施例7に係るパワーウィンド挟み込み防止装置のパワーウィンド上昇の起動直後に挟まれが発生した場合の信号波形図である。

【図36】従来のパワーウィンド挟み込み防止装置のパワーウィンド上昇の起動直後に挟まれが発生した場合の信号波形図である。

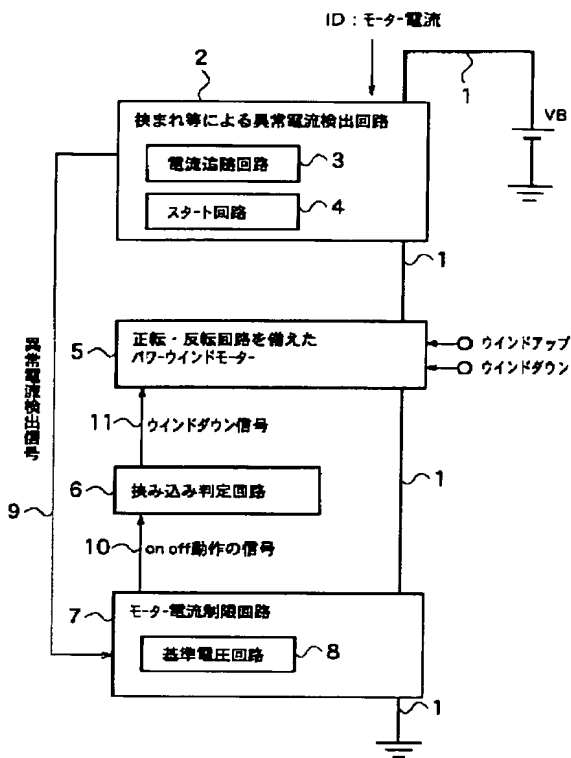
【符号の説明】

- 1、 モーター電流の流れる電線
- 2 挟まれ等による異常電流検出回路
- 3、 13、 14、 16、 17、 18 電流追随回路
- 4 スタート回路
- 5、 22 正転・反転回路を備えたパワーウィンドモーター
- 6 挟み込み判定回路
- 7 モーター電流制限回路
- 8 基準電圧回路
- 9、 10、 11 信号線
- 12 フリップ・フロップ
- 15 起動タイマー
- 19、 20、 21 ドライバー

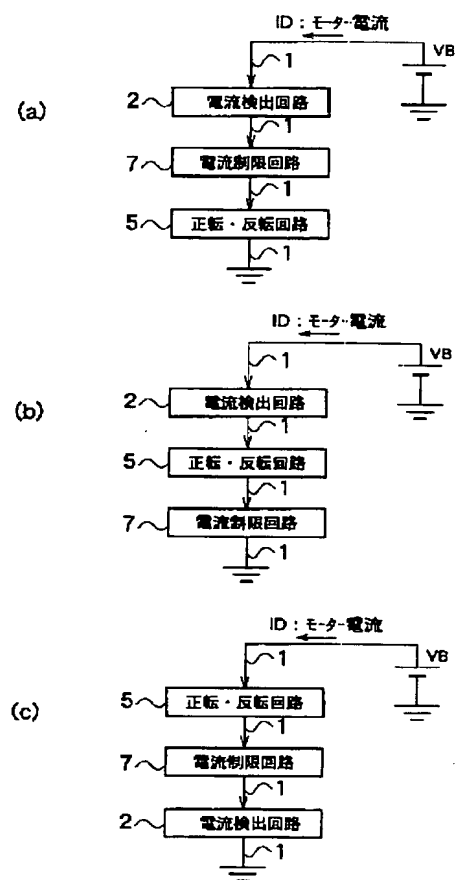
【図6】



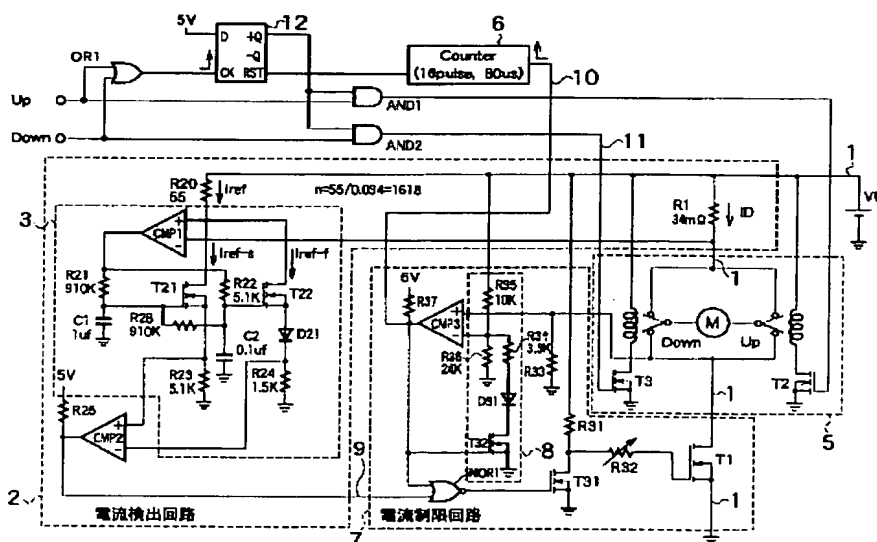
【図1】



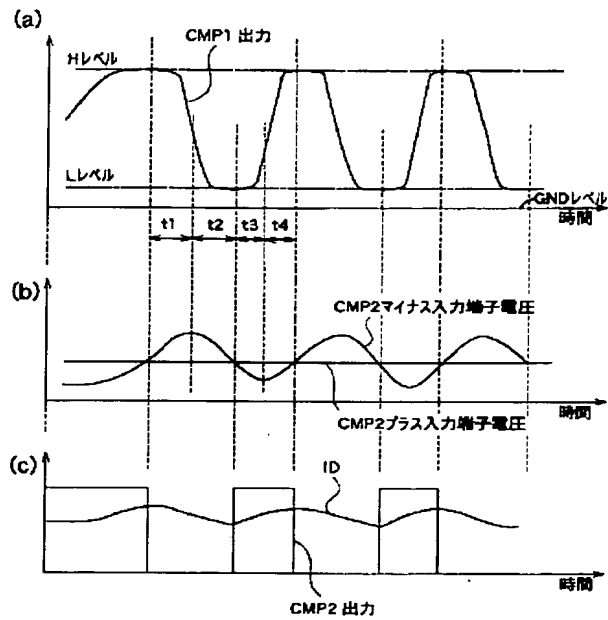
【図2】



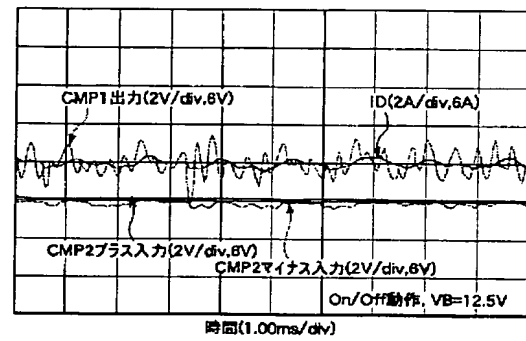
【図3】



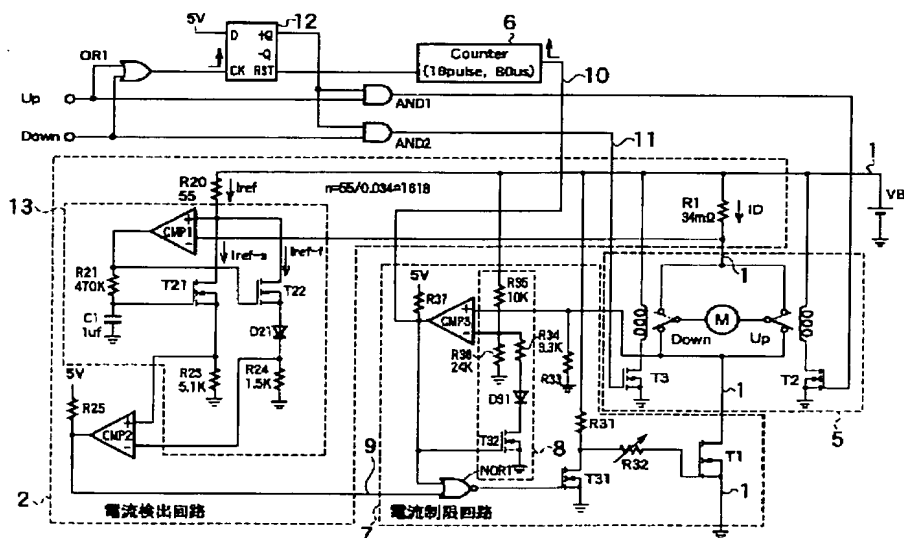
【図4】



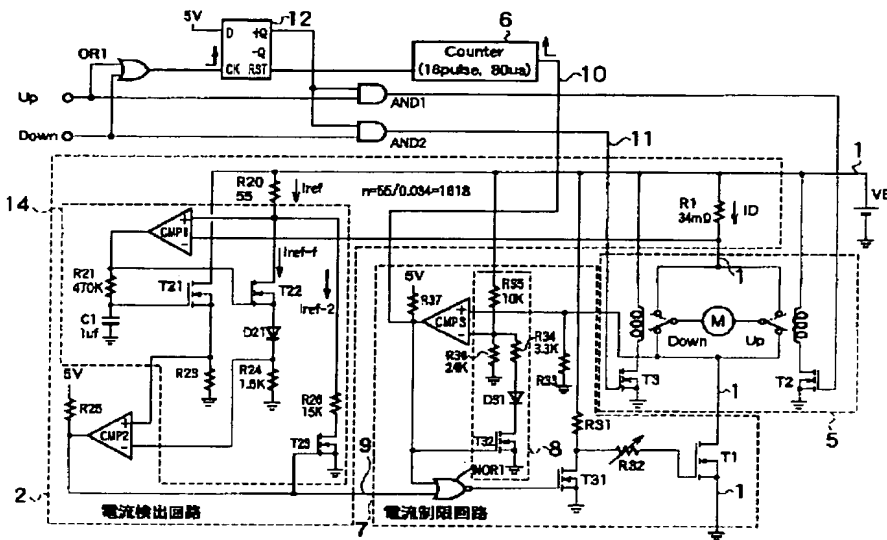
【図21】



【図7】

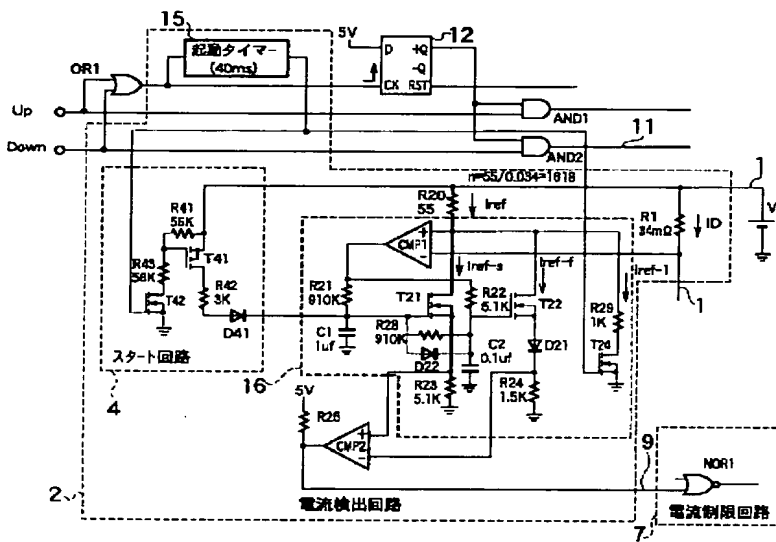


【図8】

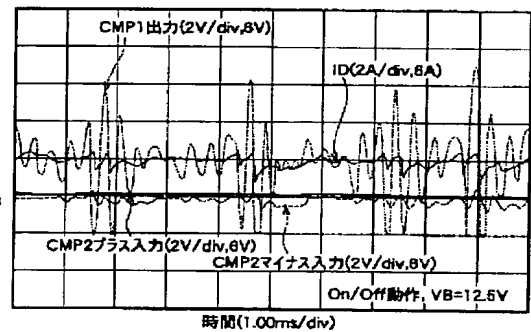


【図9】

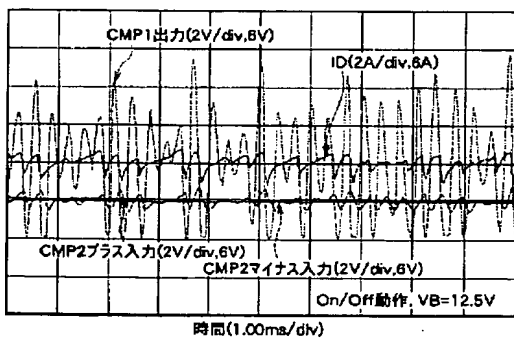
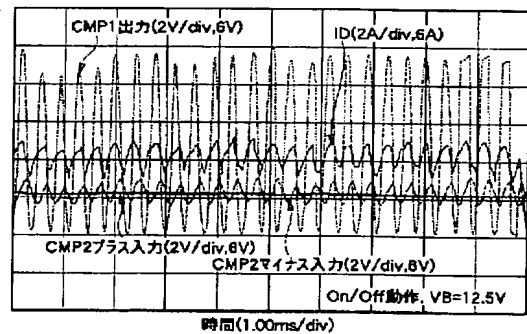
【図22】



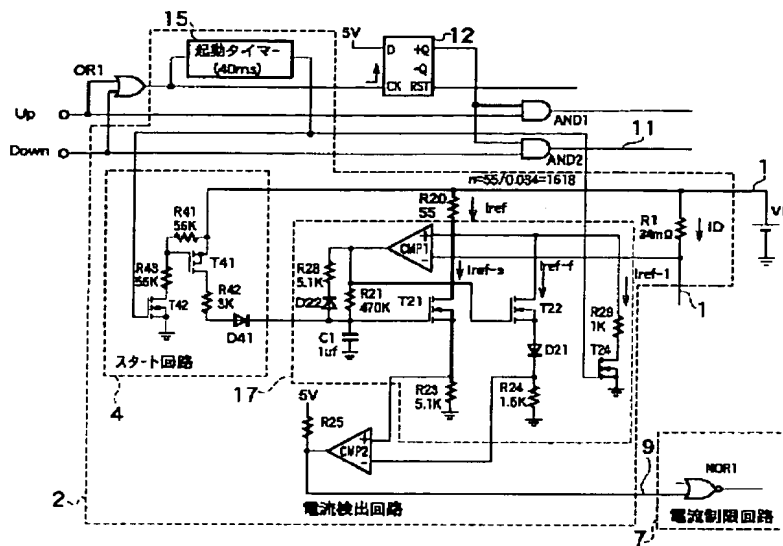
【図23】



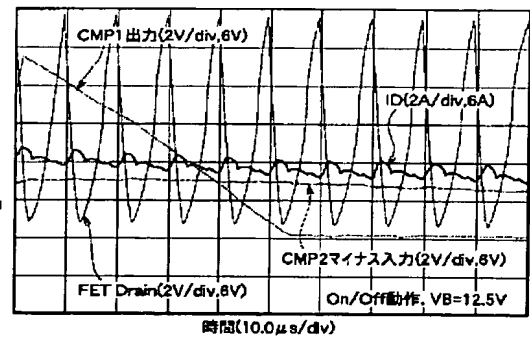
【図25】



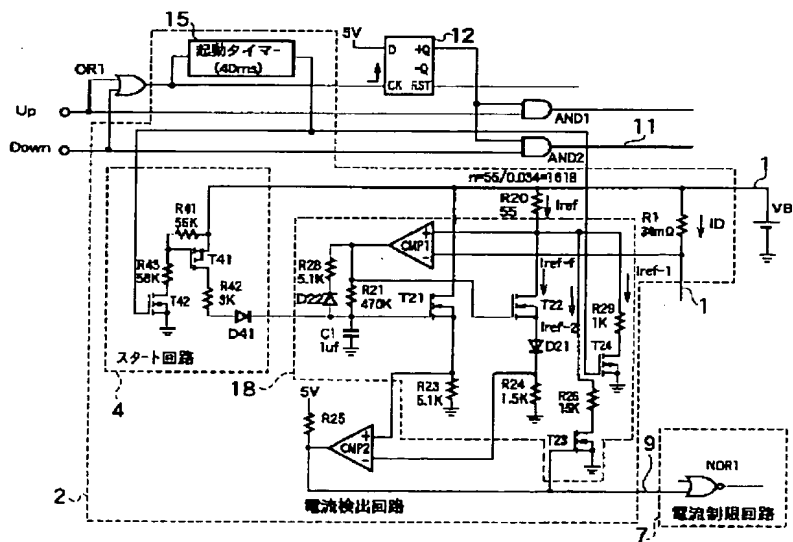
【図10】



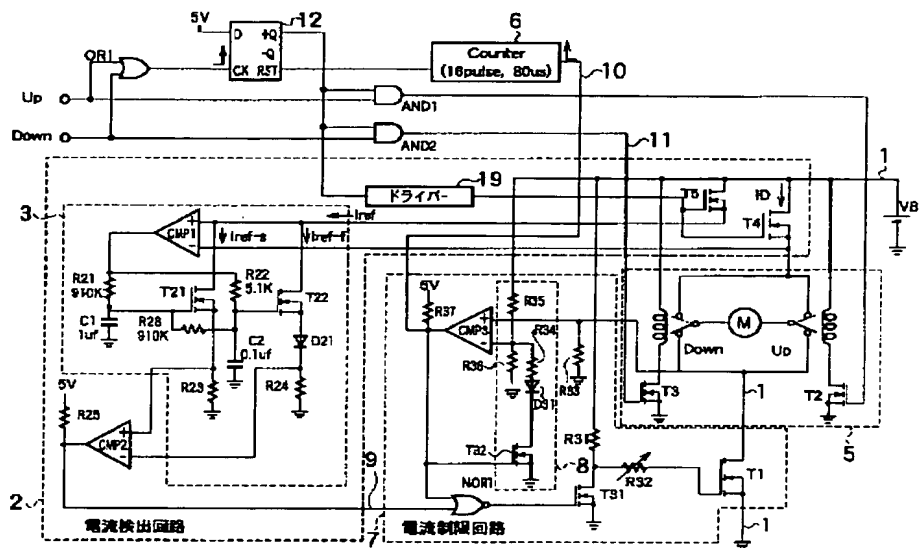
【図28】



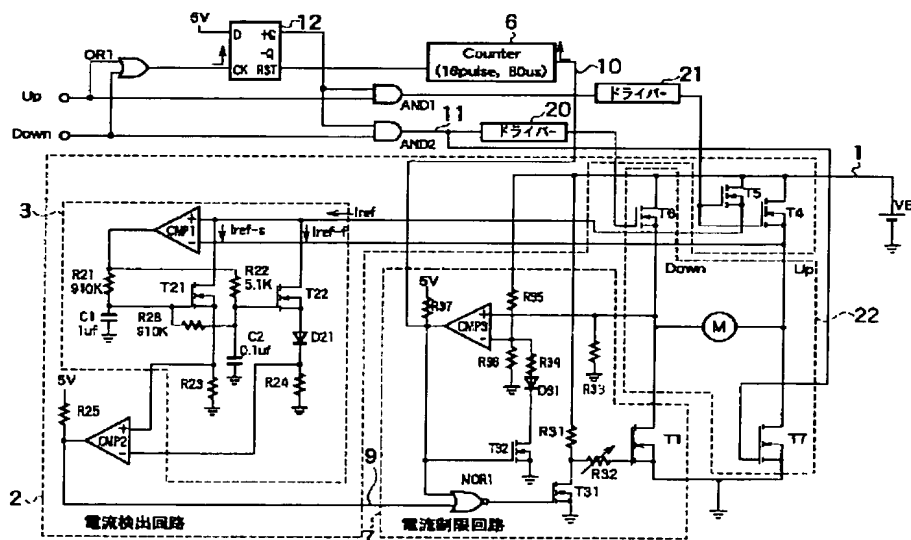
【図11】



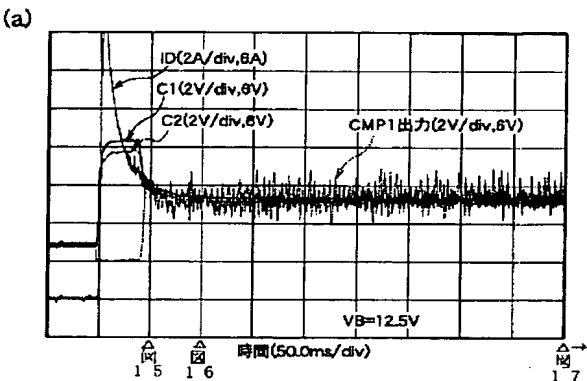
【図12】



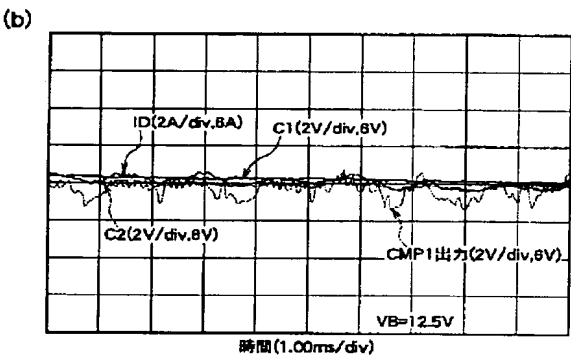
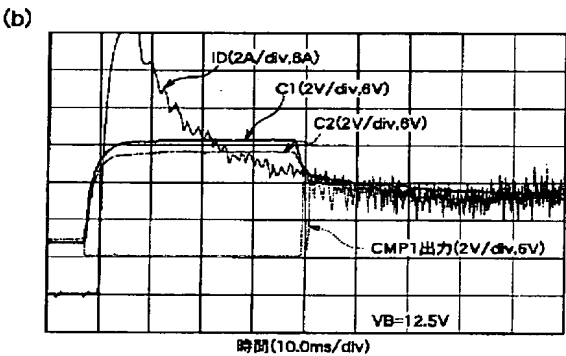
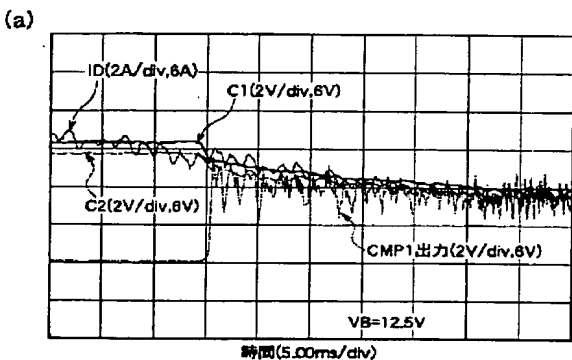
【図13】



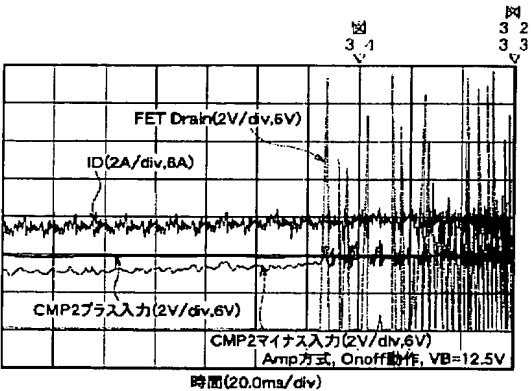
【図14】



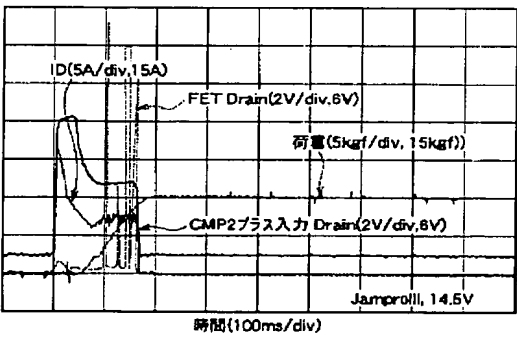
【図15】



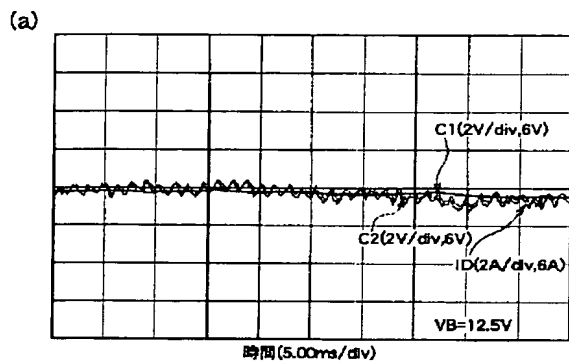
【図31】



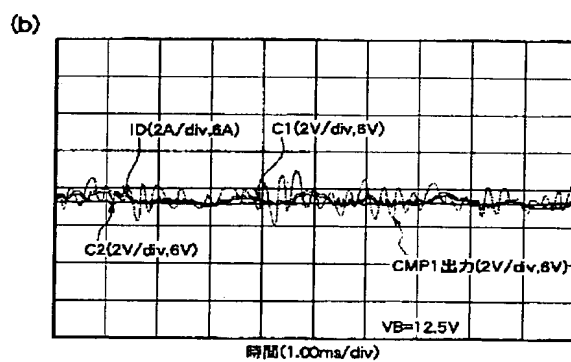
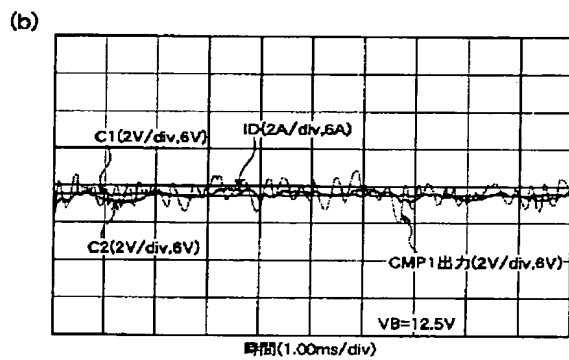
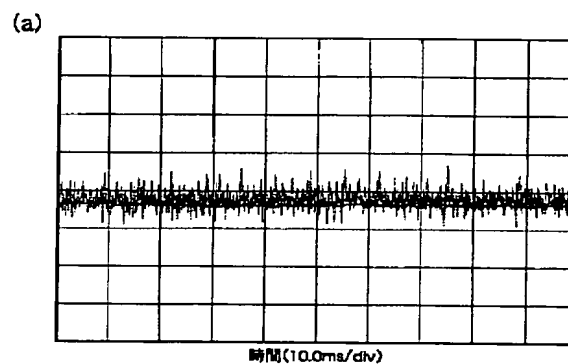
【図35】



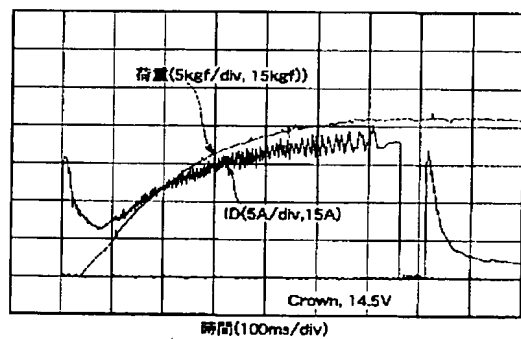
【図16】



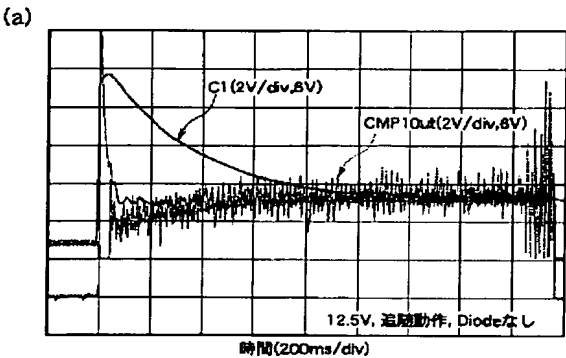
【図17】



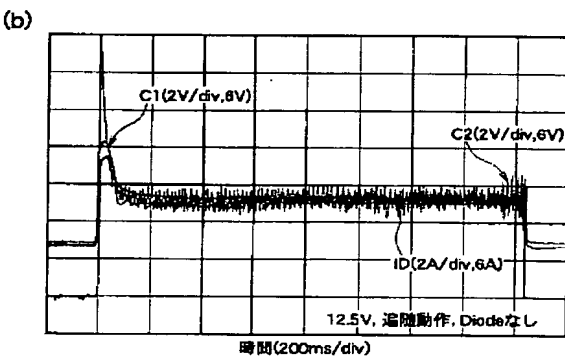
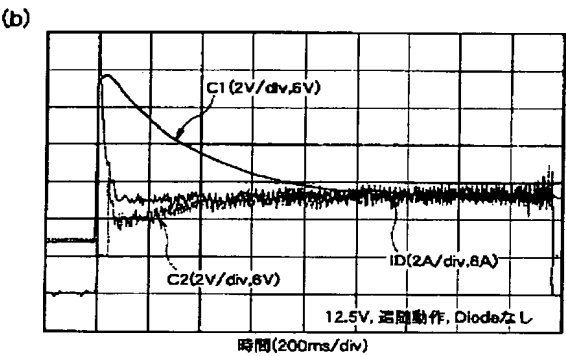
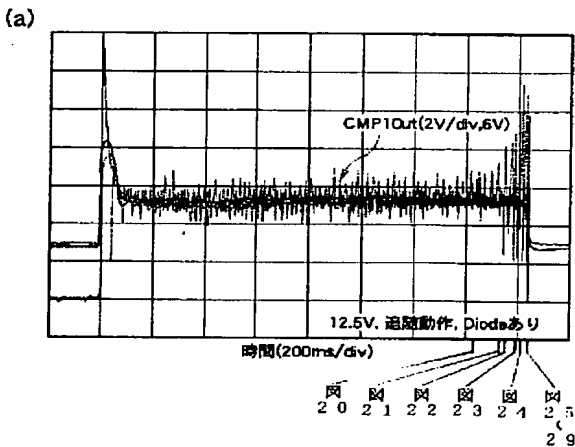
【図36】



【図18】

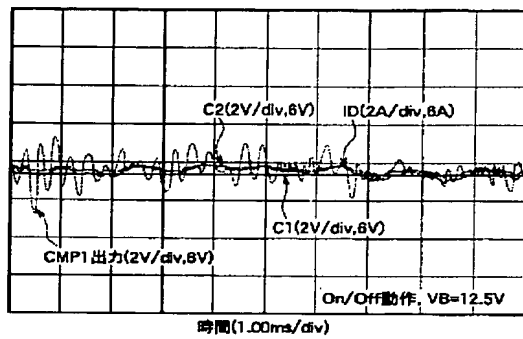


【図19】

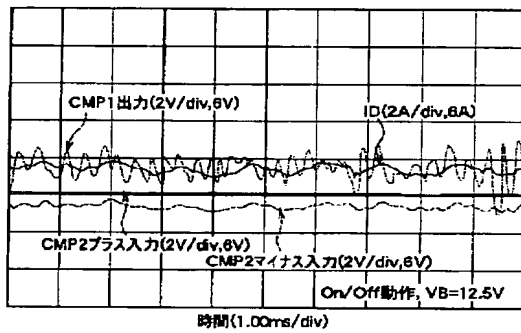


【図20】

(a)

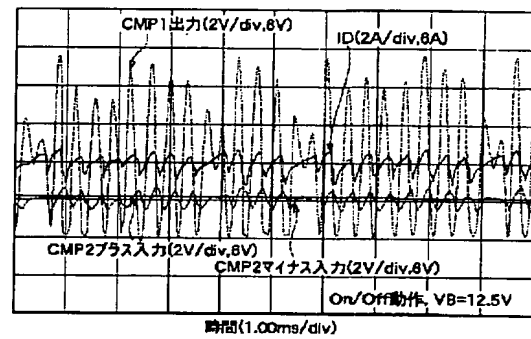


(b)

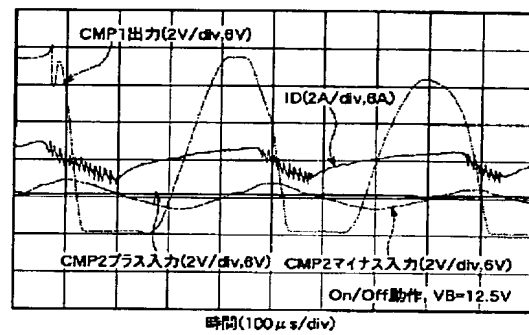


【図24】

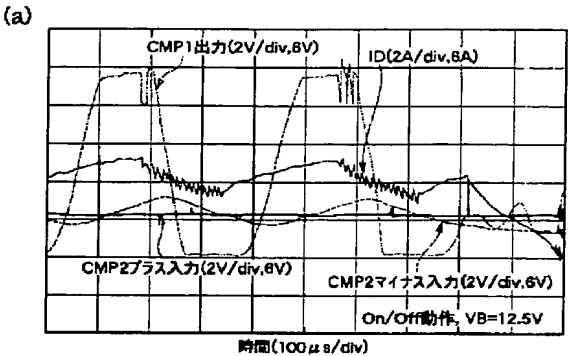
(a)



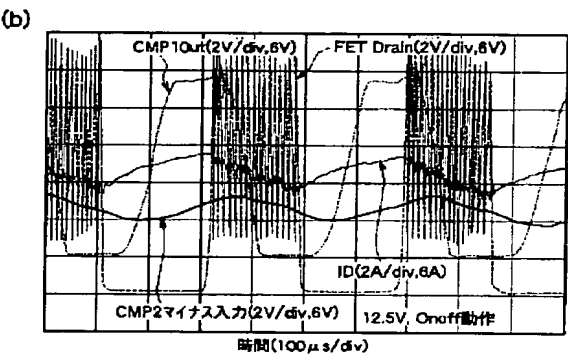
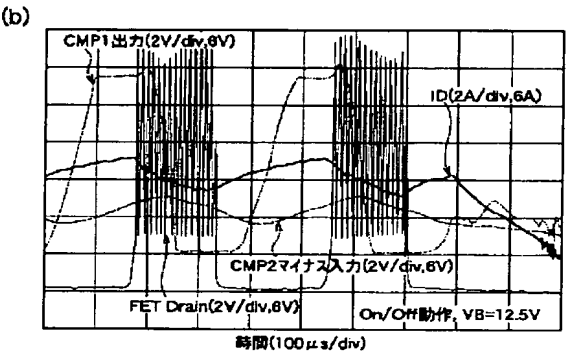
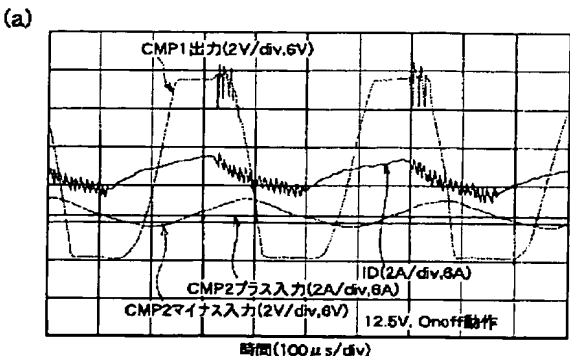
(b)



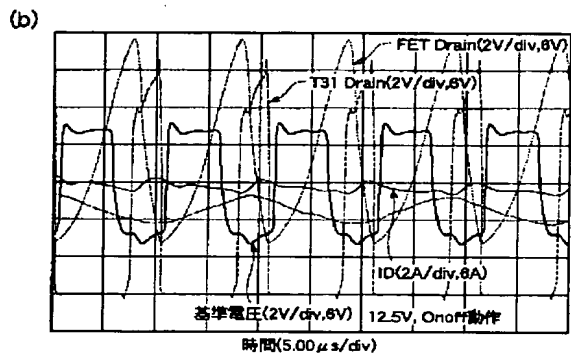
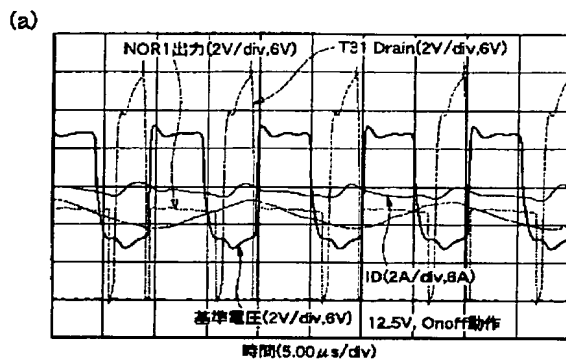
【図26】



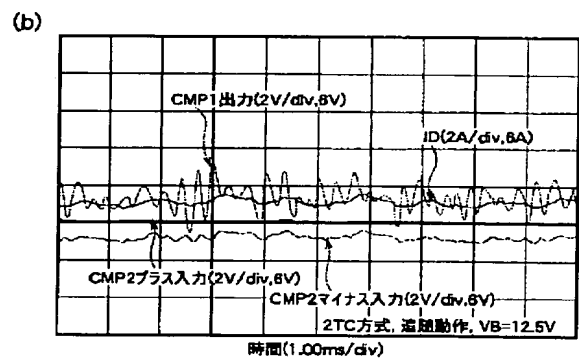
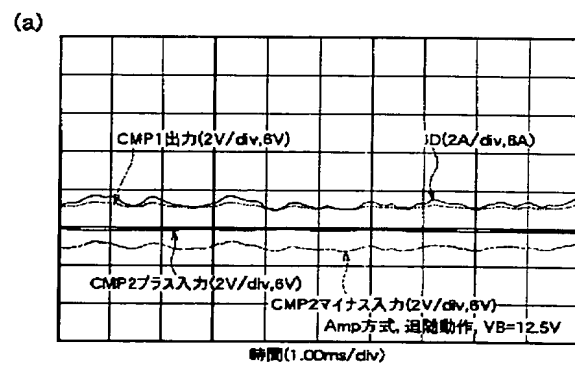
【図27】



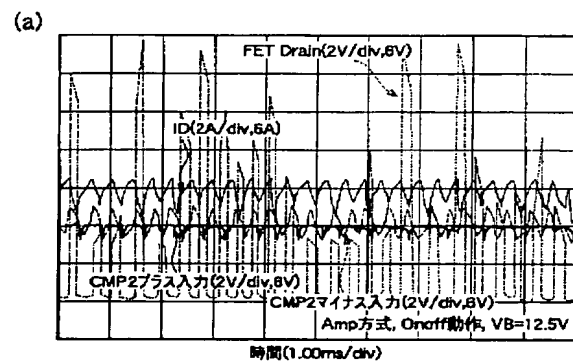
【図29】



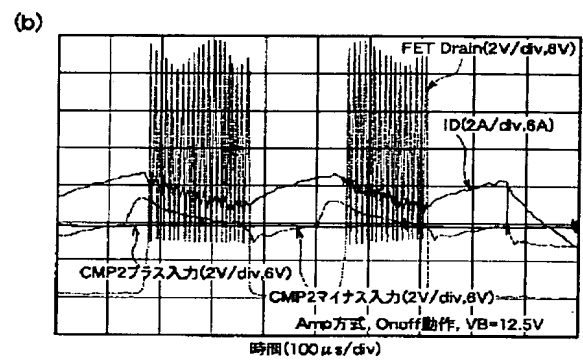
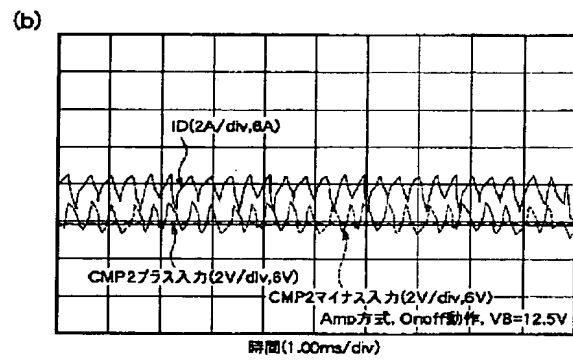
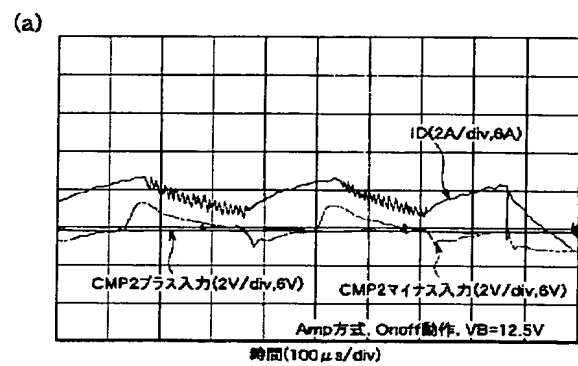
【図30】



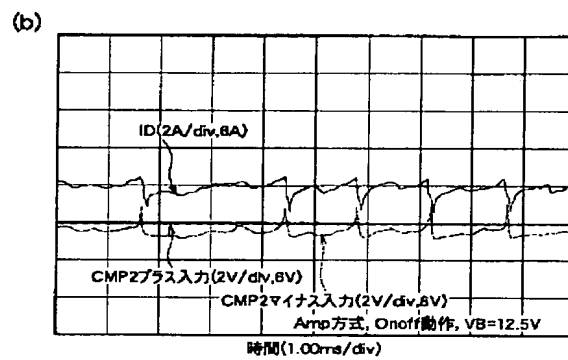
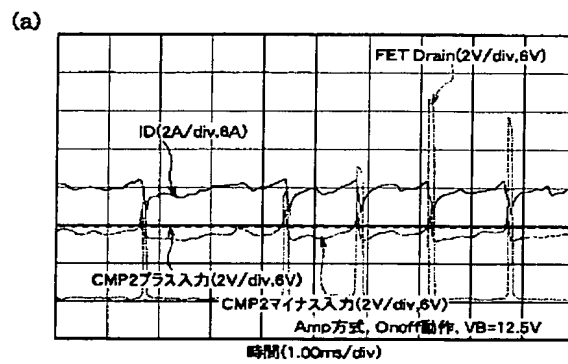
【図32】



【図33】



【図34】



フロントページの続き

Fターム(参考) 2E052 AA09 CA06 EA14 EB01 EC01
 GA08 GB06 HA01
 3D127 AA02 CB05 DF04 FF06 FF20
 5H530 AA12 BB19 CD33 CF01 CF15
 DD19